

INN2603-2605 InnoSwitch-EP产品系列

集成了MOSFET、同步整流和反馈功能的离线式恒压/恒流(CV/CC)反激式开关IC

产品特点

高度集成, 外形紧凑

- 集成了反激式控制器、725 V MOSFET、次级侧检测和同步整流驱动器
- 带HIPOT隔离保护的FluxLink™集成反馈链路
- 优异的恒压(CV)精度, 不受变压器设计或外围元件的影响
- 采用双返回次级反馈和同步FET, 提供出色的多路输出交叉调整率

EcoSmart™— 高效节能

- 在230 VAC下空载功耗<10 mW (由变压器偏置绕组供电)
- 轻松满足全球所有能效标准

先进的保护/安全特性

- 初级检测输出过压保护(OVP)
- 次级检测输出过冲箝位
- 次级检测输出过流保护(OCP), 输出电压降至零
- 迟滞热关断保护
- 采用精确的电压缓升/跌落保护和过压保护, 提供输入电压监测

完全符合安全及法规要求

- 在相当于6 kV DC/1秒条件下通过100%生产HIPOT合规性测试
- 加强绝缘
- 隔离电压 >3,500 VAC
- 通过UL1577和TUV (EN60950)安全认证
- 符合EN61000-4-8 (100 A/m)和EN61000-4-9 (1000 A/m)标准

绿色封装

- 无卤素且符合RoHS标准

应用

- 家电、工业控制及智能照明

说明

InnoSwitch™-EP系列IC可极大简化低压大电流电源的开发和制造, 尤其是那些采用紧凑外壳或需要满足高效率要求的电源。InnoSwitch-EP的架构极具革新性, 因为该器件同时将初级和次级控制器以及检测元件和安全相关反馈机制集成到了单个IC中。

由于元件间距更为紧凑并且创新地采用了集成通讯链路, 因此能够对次级侧同步整流MOSFET进行精确控制以及对初级侧开关进行优化, 从而在整个负载范围内维持高效率。此外, 链路的最低DC偏置要求使得系统能够实现低于10 mW的空载功耗, 从而获得最大待机效率。

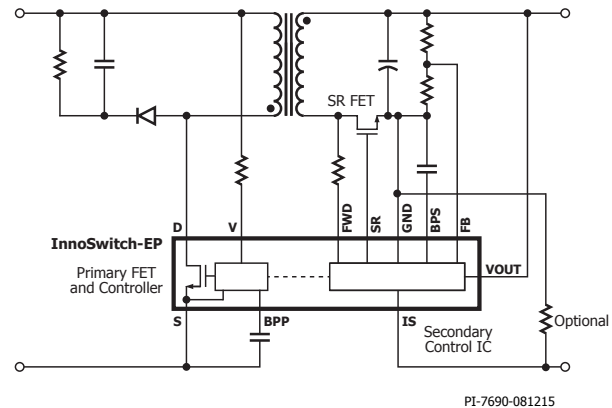


图1. 典型应用/性能



图2. 符合安规的高爬电距离eSOP封装

输出功率表

产品 ³	230 VAC ±15%	85-265 VAC
	峰值功率或 敞开式 ^{1,2}	峰值功率或 敞开式 ^{1,2}
INN2603K	24 W	15 W
INN2604K	27 W	20 W
INN2605K	35 W	25 W

表1. 输出功率表
注释:

1. 最小连续输出功率是在典型的特定尺寸无风冷密闭适配器中、环境温度为40 °C的条件下测量得到的。最大输出功率取决于设计。前提是封装温度必须 ≤ 125 °C。
2. 最小峰值功率。
3. 封装: K: eSOP-R16B。

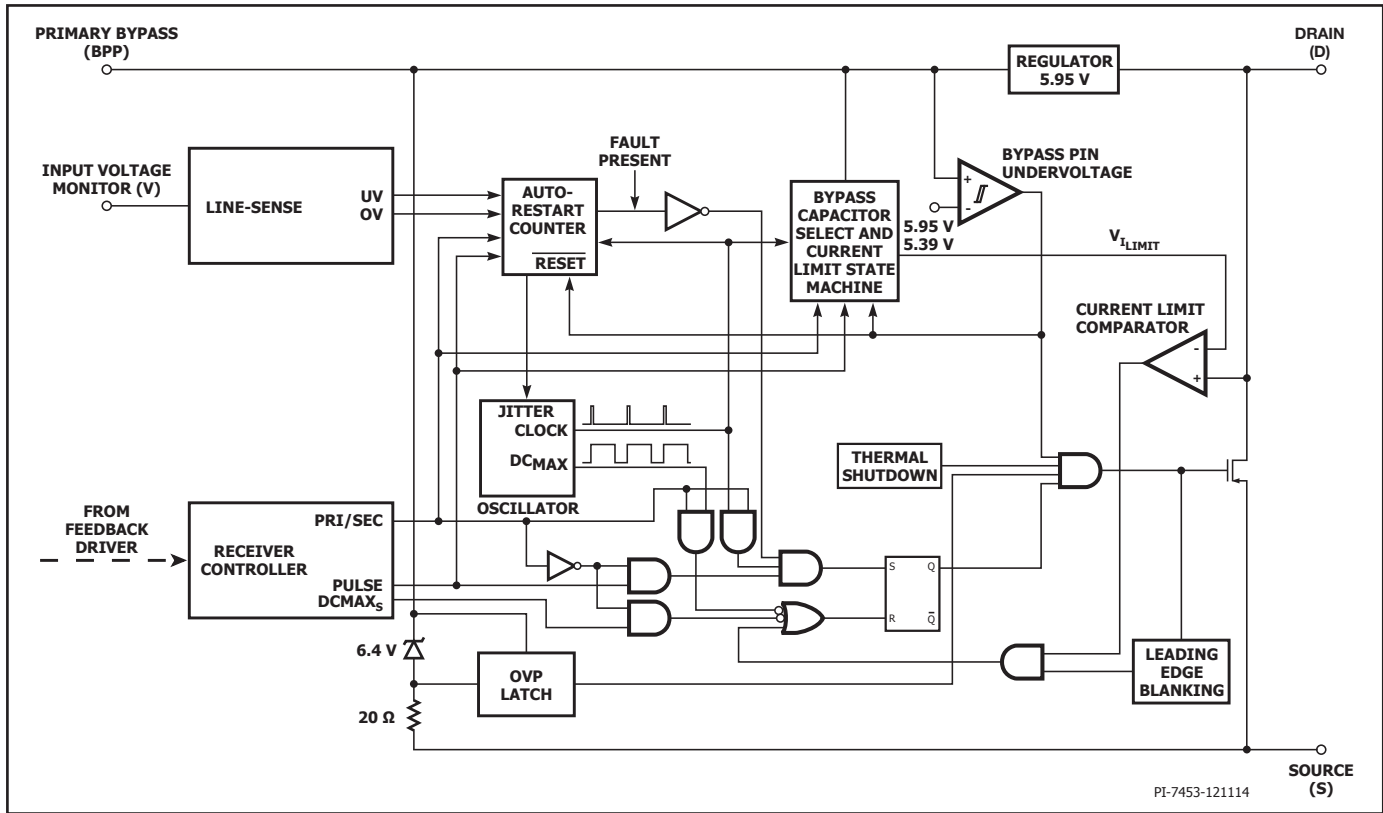


图3. 初级侧控制器结构框图

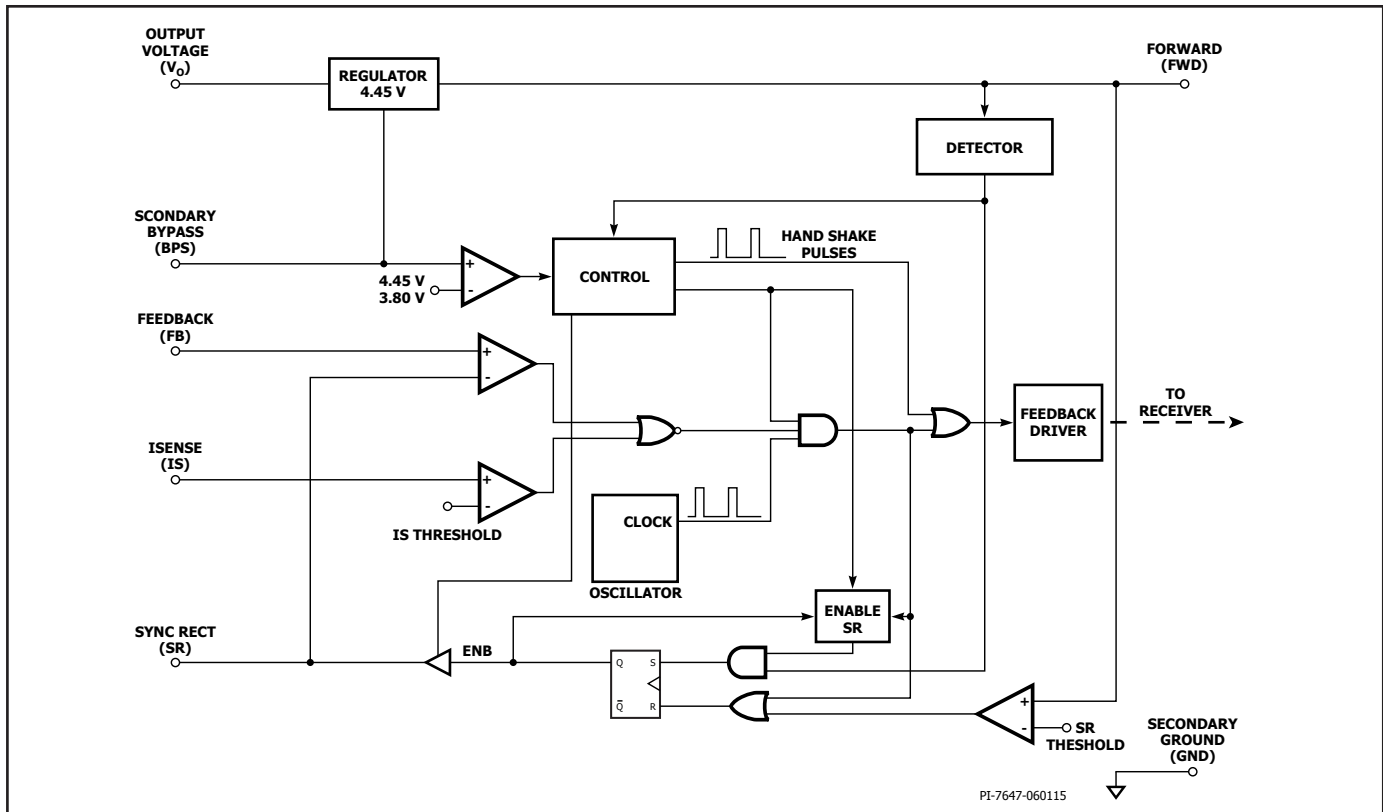


图4. 次级侧控制器结构框图

引脚功能描述

漏极(D)引脚 (引脚1)

这个引脚是功率MOSFET的漏极连接点。

漏极(S)引脚 (引脚3-6)

这个引脚是功率MOSFET的源极连接点。它也是旁路和反馈引脚的接地参考。

初级旁路(BPP)引脚 (引脚7)

一个外部旁路电容连接到这个引脚，用于为初级侧控制器IC供电。

输入电压监测(V)引脚 (引脚8) :

一个8 M Ω 电阻连接在该引脚和输入大容量电容之间，用于提供输入欠压及过压保护。

正激(FWD)引脚 (引脚10)

这个引脚是用于执行检测和其他功能的变压器输出绕组的开关节点的连接点。

输出电压(VOUT)引脚 (引脚11)

这个引脚直接连接到电源的输出电压，为次级IC提供偏置供电。

同步整流驱动(SR)引脚 (引脚12)

这个引脚连接到外部SR FET栅极端子。

次级旁路(BPS)引脚 (引脚13)

一个外部旁路电容连接到这个引脚，用于为次级侧控制器IC供电。

反馈(FB)引脚 (引脚14)

这个引脚连接到外部电阻分压器，以设定电源CV稳压阈值。

次级接地(GND)引脚 (引脚15)

这个引脚是次级IC的接地连接点。

ISENSE (IS)引脚 (引脚16)

这个引脚是电源输出端子的连接点。外部电流检测电阻连接在这个引脚与次级接地引脚之间。

如果不需要次级电流检测，ISENSE引脚应连接至次级接地引脚。

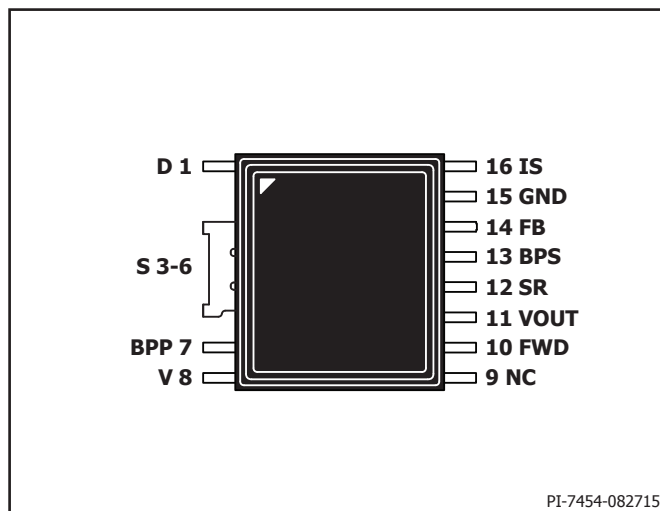


图5. 引脚配置

InnoSwitch-EP功能描述

InnoSwitch-EP在一个器件上集成了一个高压功率MOSFET开关以及初级侧和次级侧控制器。它采用一种使用封装引线框和焊线的创新性电感耦合反馈设计，提供一种可靠且低成本的直接检测次级侧输出电压和输出电流的方式，向初级IC传递信息。与传统的PWM（脉宽调制）控制器不同，它使用简单的ON/OFF控制方式来稳定输出电压和电流。初级控制器包括了一个振荡器、一个磁耦合至次级控制器的接收器电路、流限状态调节器、位于初级旁路引脚的5.95 V稳压器、过压电路、电流限流选择电路、过热保护、前沿消隐电路及一个725 V的功率MOSFET管。InnoSwitch-EP次级控制器包括磁耦合至初级接收器的发射器电路、恒流(CV)及恒流(CC)控制电路、位于次级旁路引脚的4.4 V稳压器、同步整流管MOSFET驱动器、频率抖动振荡器以及多项集成的保护功能。图3和图4所示为具备最重要功能的初级及次级控制器的功能结构图。

初级旁路引脚稳压器

在功率MOSFET处于关断期间，初级旁路引脚中的内部稳压器会从漏极引脚电压吸收电流，将初级旁路引脚电容充电到 V_{BPP} 。初级旁路引脚是内部供电电压节点。当功率MOSFET导通时，器件利用储存在初级旁路引脚电容内的能量工作。内部电路极低的功率耗散使InnoSwitch-EP可使用从漏极吸收的电流持续工作。

此外，当有电流通过一个外部电阻提供给初级旁路引脚时，一个分流稳压器会将初级旁路引脚电压箝位在 V_{SHUNT} 。这样就可方便地通过一个偏置绕组由外部向InnoSwitch-EP供电，从而将空载能耗降低到10 mW以下（5V输出设计）。

初级旁路引脚电容的选择

初级旁路引脚可使用一个数值小至0.1 μ F的小陶瓷电容来实现内部电源的去耦。另外可使用更大的电容来调节流限。初级旁路引脚上的一个1 μ F电容将选择一个与相邻更大型号相同的流限值。初级旁路引脚上的一个10 μ F电容将选择一个与相邻更小型号相同的流限值。

初级旁路引脚欠压阈值

在稳态工作下，当初级旁路引脚电压下降到 $V_{BPP} - V_{BPP(H)}$ 以下时，初级旁路引脚欠压电路将停止功率MOSFET开关。一旦初级旁路引脚电压降到该阈值以下，它就必须升回到 V_{BPP} ，才能使能（导通）功率MOSFET。

初级旁路引脚输出过压锁存功能

初级旁路引脚具备过压保护锁存功能。与电阻（与初级旁路引脚电容串联）并联的齐纳二极管通常用于检测初级偏置绕组是否存在过压，以激活此保护机制。当流入初级旁路引脚上的电流超过 I_{SD} 时，器件将停止功率MOSFET开关。锁存复位的方式是将初级旁路电压降到复位阈值电压($V_{BPP(RESET)}$)以下。

过热保护

热关断电路检测初级结温。该阈值通常设置在142 °C并具备75 °C的迟滞范围。当结温度超过这个阈值，功率MOSFET开关被禁止，直到结温度下降75 °C，MOSFET才会重新使能。采用75 °C的迟滞可防止因持续故障而使PC板出现过热现象。

电流限流工作方式

电流限流电路检测功率MOSFET的电流。当电流超过内部阈值(I_{LIMIT})时，在该开关周期剩余阶段会关断功率MOSFET。电流限流状态调节器在中轻度负载条件下以非连续方式降低电流限流阈值。

在功率MOSFET导通后，前沿消隐电路会将电流限流比较器抑制片刻(t_{LEB})。通过设置前沿消隐时间，可以防止由电容及次级整流管反向恢复时间产生的电流尖峰所引起开关脉冲的提前误关断。各开关周期在初级功率MOSFET的漏极电流达到器件的电流限流值时终止。

自动重启

一旦出现故障，例如在输出过载、输出短路或外部元件/引脚故障情况下，InnoSwitch-EP进入自动重启(AR)工作。在自动重启模式下，功率MOSFET开关被禁止时间为 $t_{AR(OFF)}$ 。有两种方式进入自动重启模式：

1. 来自次级侧的连续开关请求的时长超过 t_{AR} 。
2. 来自次级侧的无开关周期请求的时长超过 $t_{AR(SK)}$ 。

第一种情况对应于次级控制器发出连续开关请求，而未有跳频周期超过 t_{AR} 的情况。第二种方式也包括在内是为了确保如果通讯丢失，初级侧将试图重启。虽然在正常工作模式下绝不会出现这种情况，但这在出现系统ESD事件时非常有用，例如，当初级在自动重启关断时间后发生重启，由噪声干扰次级控制器而导致的通讯丢失问题将会得到解决。

自动重启电路对功率MOSFET进行交替使能和禁止，直到故障排除为止。自动重启计数器由SOA模式中的开关振荡器提供栅极控制，自动重启关断时间可能会更长。

自动重启计数器在初级旁路引脚电压降到欠压阈值 $V_{BPP} - V_{BPP(HYS)}$ 以下时复位。

安全工作区(SOA)保护

如果有两个这样的连续周期 — 初级功率MOSFET开关电流在消隐时间(t_{LEB})和限流点(t_{LID})延迟时间内达到限流点(I_{LIM})，控制器将跳过约2.5周期或~25 μ s。这可以为变压器复位提供足够的时间，同时并不会影响大电容负载的启动时间。当器件在SOA模式下工作时，自动重启时序会增加。

初级-次级握手协议

启动时，初级侧最初在没有任何反馈信息的情况下开关（这一点与标准TOPSwitch™、TinySwitch™或LinkSwitch™控制器的工作方式非常类似）。如果在自动重启导通时间期间没有收到反馈信号，初级侧将进入自动重启模式并重复此操作。然而，在正常情况下，次级芯片将通过正激引脚或直接从VOUT上电，然后接管控制权。此后，次级侧控制着根据需要提出开关周期要求的操作。

握手流程图如下面图6所示。

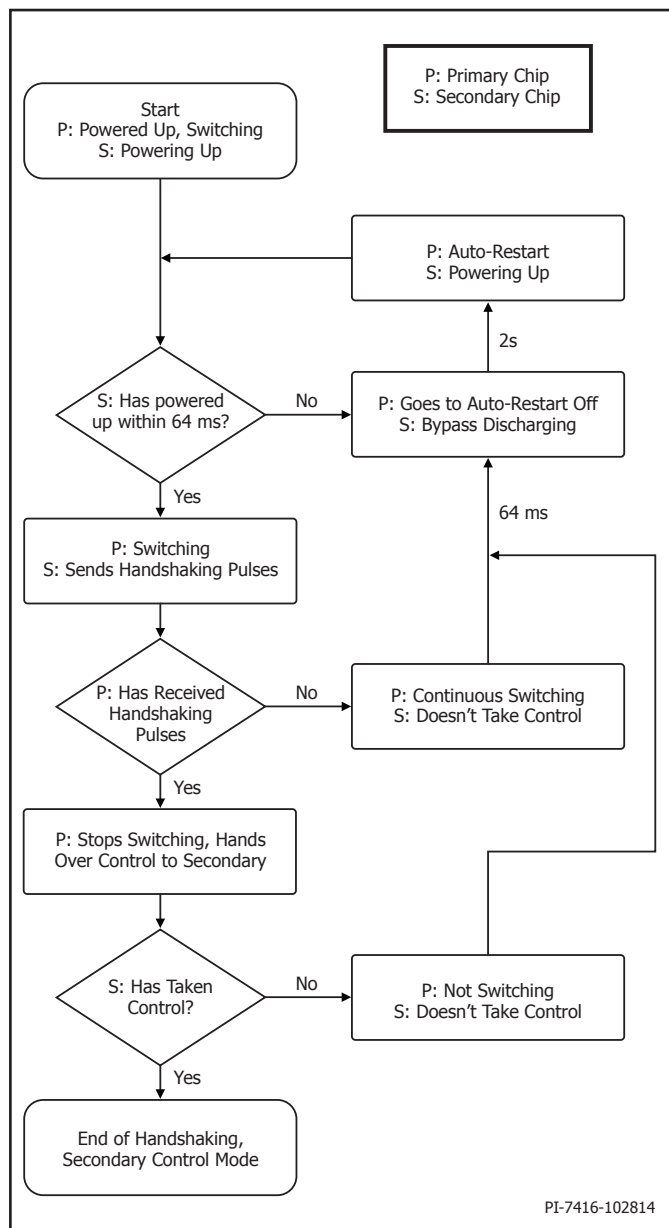


图6. 初级-次级握手流程图

当初级侧停止开关或在次级侧拥有控制权的正常工作情况下未对次级侧的周期请求作出响应时，将模拟握手协议确保次级侧能够在初级侧开始再次开关时接管控制权。这种额外握手协议还可以在次级侧检测到初级侧提供多于所要求周期的情况下被调用。

最可能要求额外握手的情况是，初级侧停止了由瞬时输入电压降或电压跌落事件导致的开关。初级侧恢复工作后，将默认进入启动状态，并尝试检测来自次级侧的握手脉冲。

当次级侧未检测到初级侧对6个连续周期的请求作出响应时，或者如果次级侧检测到初级侧在未收到6个或更多连续周期请求的情况下进行开关，次级控制器将启动第二个握手序列。

这种保护模式还可以在初级侧开关时提供额外的SR MOSFET交越导通保护。这种保护模式还可以在初级侧仍具有控制权且存在轻/中等负载的情况下复位初级侧时提供输出过压保护。

输入电压监测

电压监测引脚用于输入过压和欠压检测及保护功能。

一个8 M Ω 电阻连接在电压监测引脚和高压大容量直流电容之间用于使能该功能，该高压大容量直流电容位于桥式整流器之后或者通过一组二极管连接桥式二极管的AC侧、小尺寸高压电容和泄放电阻（用于快速AC复位）。要禁止该功能，电压监测引脚应连接至初级BP引脚。

在BPP充电且 I_{LM} 锁存后进行通电时，控制器在开关前会检查电压监测引脚的状态，以确定其电压高于电压缓升阈值(I_{UV+})且低于过压关断阈值(I_{OV+})，然后才会继续启动。

如果在正常工作下电压监测引脚电流低于电压跌落阈值(I_{UV-})，并且低于电压缓升阈值(I_{UV+})的时间持续超过 t_{UV-} ，控制器会进入自动重新启动状态并维持较短的自动重新启动关断时间(~200 ms)。只有当电压监测引脚电流高于电压缓升阈值(I_{UV+})且持续时间超过~150 ms时，开关才会恢复。

如果在正常工作下电压监测引脚电流高于过压阈值 I_{OV+} ，并且持续时间超过 t_{OV} ，控制器会进入自动重新启动状态并维持较短的自动重新启动关断时间(~200 ms)。只有当电压监测引脚电流低于过压阈值 I_{OV-} 且持续时间超过~150 ms时，开关才会恢复。

次级控制器

器件进入较短的自动重新启动关断时间后，初级旁路引脚将启动内部泄放，对大容量输入电容进行放电。反馈驱动电路为将开关脉冲请求传递至初级IC的FluxLink通讯环路提供驱动。

如图4中的结构框图所示，次级控制器通过4.45 V稳压电路由连接到次级旁路引脚的VOUT或正激引脚供电。次级旁路引脚连接至外部去耦电容，并从稳压电路进行内部馈电。

正激引脚还连接到同时用于握手和时序的负边缘检测电路，以导通连接到同步整流管驱动引脚的同步整流管MOSFET (SR FET)。正激引脚还用于检测何时该关断非连续导通模式下的SR FET（此时，电阻的FET电压低于 $V_{SR(TH)}$ ）。

在连续导通模式下，SR FET会在发送要求下一个开关周期的脉冲请求时关断，这可以提供出色的同步，无任何FET关断交叠，同时保持连续导通工作。

处于VOUT和次级接地引脚之间的外部电阻分压器网络的中点连接至反馈引脚，以调整输出电压。内部电压比较器参考电压为 V_{REF} (1.265V)。

连接在IS和次级接地引脚之间的外部电流检测电阻用于调整恒流调节器模式下的输出电流。内部电流检测比较器阈值是 IS_{VTH} ，用于确定将电源输出电流调整到的数值。

次级控制器振荡器

典型的振荡器频率内部设置为100 kHz的平均频率。

振荡器电路可产生轻微的频率抖动，通常为6 kHz的峰峰值，用来将EMI降低到最小。频率抖动的调制速率设置在1 kHz的水平，目的是降低平均及准峰值的EMI，并给予优化。

输出过压保护

当反馈引脚上的检测电压比稳压阈值高出2%时，将对VOUT引脚施加~10 mA的泄放电流。当反馈引脚电压升高到超过内部反馈引脚参考电压的~20%时，该泄放电流将增加到~140 mA。VOUT引脚的吸入电流用于在发生瞬时过冲时对输出电压放电。次级侧在此工作模式期间不会放弃对初级侧的控制。

反馈引脚短路检测

当反馈引脚电压在启动时低于 $V_{FB(OFF)}$ 阈值时，次级侧将完成初级/次级握手，并将停止请求脉冲以启动自动重新启动。次级侧将停止请求周期（时间为 $t_{AR(SK)}$ ），以开始时间为 $t_{AR(OFF)SH}$ 的初级侧自动重新启动。在这种情况下，总视在AR关断时间为 $t_{AR(SK)} + t_{AR(OFF)SH}$ 。在正常工作下，当反馈引脚电压降低到 $V_{FB(OFF)}$ 阈值以下时，次级侧将停止来自初级侧的请求脉冲，以启动自动重新启动周期。 $V_{FB(OFF)}$ 的抗尖峰脉冲滤波小于10 μ s。次级侧将在检测到反馈引脚短路至接地后放弃控制。

输出电压引脚自动重新启动阈值

VOUT引脚还包括一个比较器，用于检测输出电压降低到 $V_{OUT(AR)}$ 阈值以下的时间是否超过 $t_{VOUT(AR)}$ 。当次级控制器检测到反馈引脚持续低于 $V_{OUT(AR)}$ 的时间超过 $t_{VOUT(AR)}$ 时，它将放弃控制。该阈值用于限制恒流(CC)工作的范围。

输出恒流调整

InnoSwitch-EP通过位于ISENSE和次级接地引脚之间的电阻来调整输出电流。如果不要求恒流调整，该引脚必须连接至接地引脚。

SR禁止保护

在逐周期的基础上，SR仅适用于次级控制器请求一个周期以及在正激引脚上检测到负边缘的情况。当ISENSE引脚上的电压超过 IS_{VTH} 阈值约3倍时，SR MOSFET驱动将被禁止，直到浪涌电流减小到额定水平。

InnoSwitch-EP工作原理

InnoSwitch-EP器件以电流限流模式进行工作。在使能状态下，振荡器在每个时钟周期开始时开启功率MOSFET。当电流达到限流点或达到最大占空比(DC_{MAX})时，MOSFET才会关断。由于InnoSwitch-EP的最大限流点和工作频率是固定的，因而传送到负载的功率与变压器初级电感量和初级峰值电流的平方成比例。因此，电源的设计包括变压器初级电感量的计算，以满足最大输出功率的要求。如果根据功率选择了正确的InnoSwitch-EP，那么流过电感内的电流会在达到DC_{MAX}极限前上升到流限值。

InnoSwitch-EP使用电阻性分压器来检测反馈引脚的输出电压，以判定是否进入下一个开关周期。周期序列用于确定流限。一个周期一旦开始，就会完成整个周期。这种工作方式使得电源的输出电压纹波由输出电容以及每一开关周期传输的总能量决定。

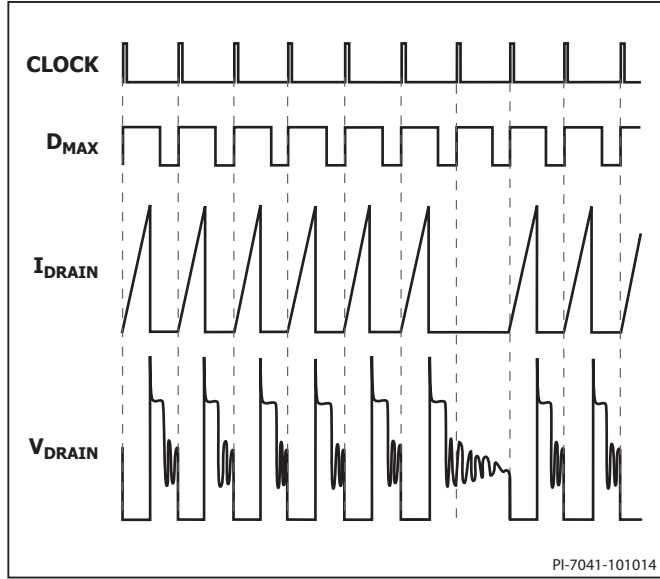


图7. 在接近满载时的工作情况

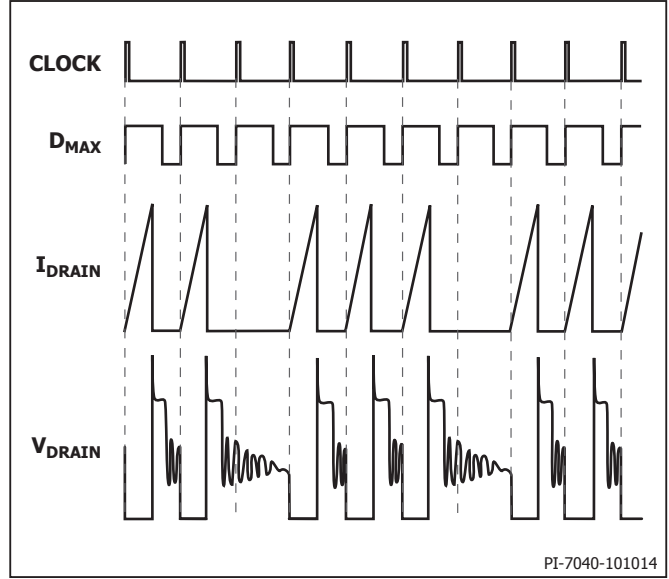


图8. 在较重负载时的工作情况

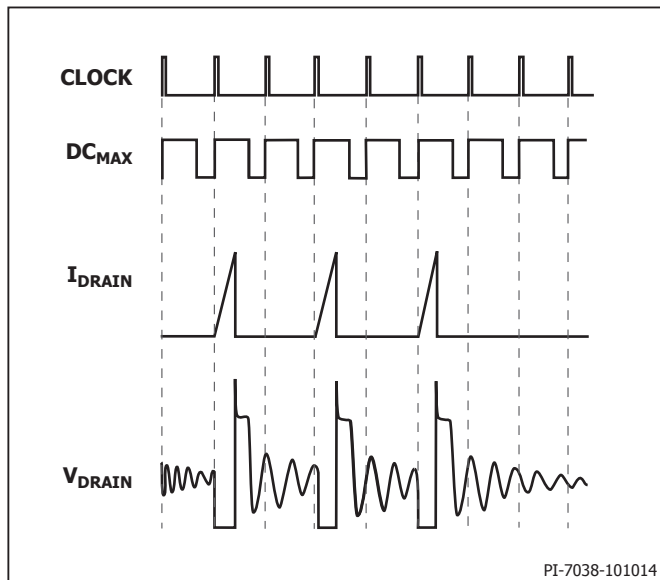


图9. 在中等负载时的工作情况

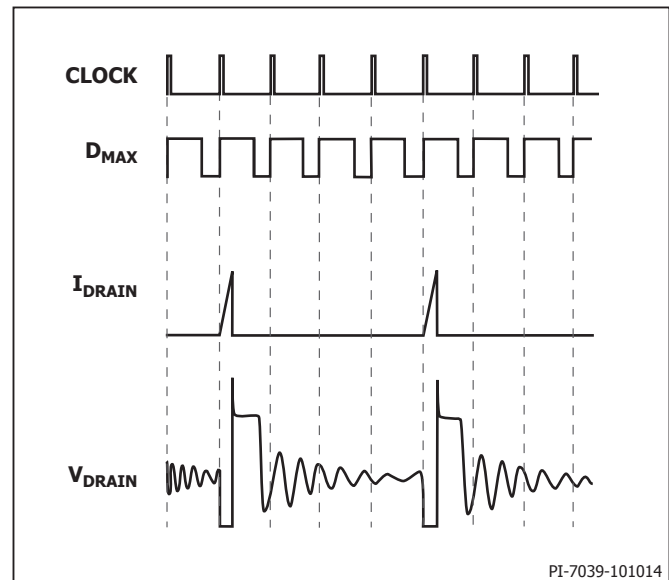


图10. 在极轻负载时的工作情况

带流限状态调节器的ON/OFF控制

InnoSwitch-EP的内部时钟始终工作。在每个时钟周期上升沿，反馈引脚的电压比较器决定是否执行一个开关周期，并根据多个周期的取样序列确定适当的流限。重负载时，流限状态调节器将流限设置到最高值。负载减轻时，流限状态调节器会相应将流限值的设置降低。

接近最大负载时，InnoSwitch-EP将在大部分时钟周期内导通（如图7）。

当负载稍轻时，它会“跳过”附加周期以保持电源输出电压的稳定（如图8）。中等负载条件下，某些周期会被跳过，同时限流点也会降低（图9）。而在负载极轻时，电流限流点会进一步降低（图10）。仅有少部分的周期导通以供给电源本身的功率消耗。

因此，ON/OFF控制电路的响应时间要比PWM控制快得多。这样可获得精确的稳压及出色的动态响应。

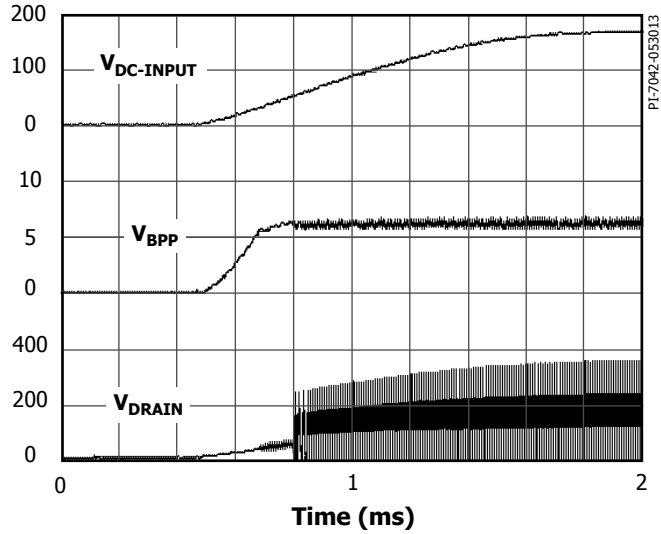


图11. 通电

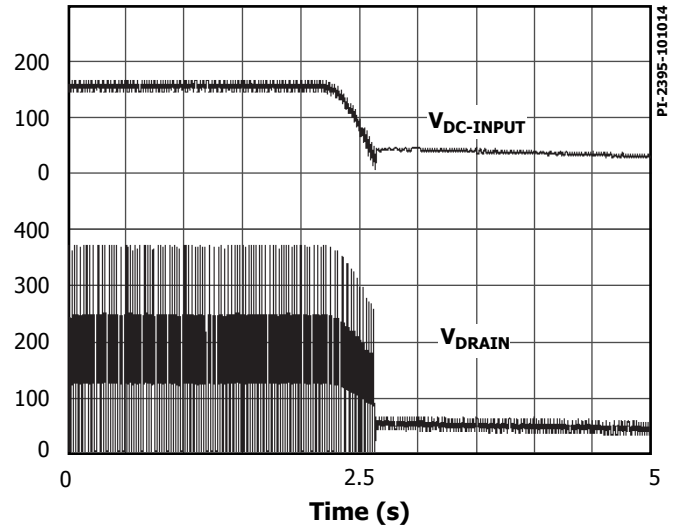


图12 正常断电时序波形

应用范例

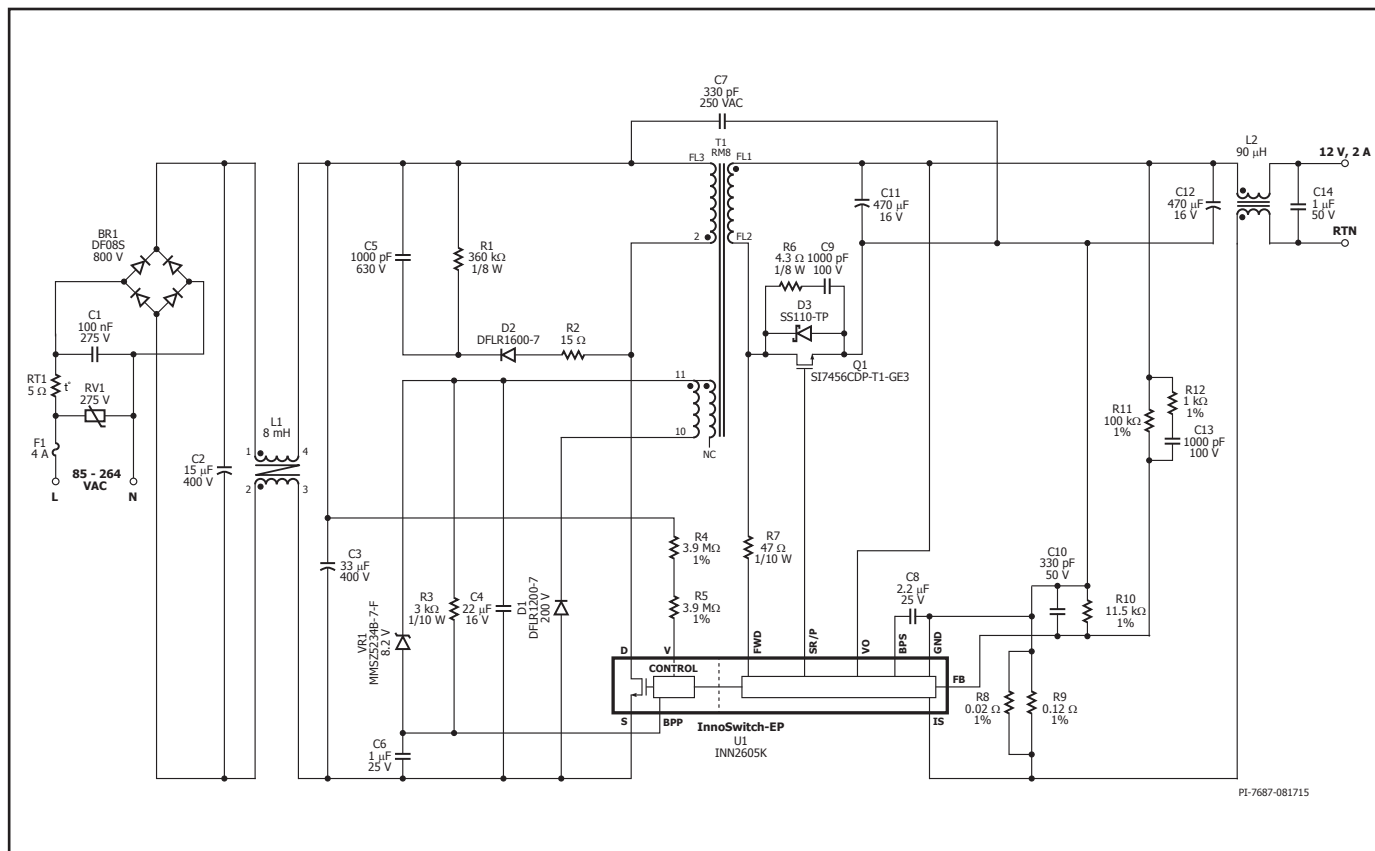


图13. 12 V/2 A电源适配器

图13所示为一个使用INN2605K设计的低成本12 V、2 A电源的电路图。这款单路输出设计达到DOE 6级和EC CoC 5标准。InnoSwitch-EP器件所具有高集成度可将元件数从50个以上减少到仅39个。

桥式整流管BR1对AC输入供电进行整流。电容C2和C3对整流AC输入提供滤波，与电感L1一起形成π型滤波器，对差模EMI进行衰减。电容C14连接到带输出共模扼流圈的电源输出端，有助于降低共模EMI。

热敏电阻RT1可在电源连接至AC输入供电时限制浪涌电流。

输入保险丝F1可防止电源中任意元件的严重故障所导致的输入电流过大。变压器初级的一端连接到整流DC总线，另一端连接到InnoSwitch-EP IC (U1)内MOSFET的漏极端子。

由二极管D2、电阻R1和R2以及电容C5组成的低成本RCD箝位可在U1内的MOSFET关断的一瞬间立即控制U1的峰值漏极电压。箝位有助于耗散存储在变压器T1的漏抗中的能量。

InnoSwitch-EP IC具有自启动功能，当首次AC上电时，它使用内部高压电流源对BPP引脚电容(C6)进行充电。在正常工作期间，初级侧控制器从变压器T1的辅助绕组获得供电。辅助（或偏置）绕组的输出端由二极管D1进行整流，并由电容C4进行滤波。电阻R3用于限制提供给InnoSwitch IC (U1)的BP引脚的电流。

输出调整通过采用ON/OFF控制来实现，使能开关周期的数量根据输出负载进行调整。在重负载下，大部分开关周期都被使能；在轻载或空载下，大部分周期都被禁止或跳过。一旦周期使能后，MOSFET将保持导通，直到初级电流逐渐增大到特定工作状态的器件限流点。该IC设定了四种工作状态（限流点），以使初级电流开关模式的频率分量保持在音频范围之外，直到轻载时，变压器磁通密度以及因此产生的音频噪声都处于极低水平。

InnoSwitch-EP IC的次级侧提供输出电压、输出电流检测并驱动提供同步整流的MOSFET。变压器的次级分别由二极管D3整流和由电容C12及C11滤波。开关瞬态期间的高频率振铃通过缓冲器（电阻R6和电容C9）降低，否则高频率振铃会产生辐射EMI。

为降低二极管D3中的耗散，同步整流(SR)由MOSFET Q1提供。Q1的栅极由IC U1内的次级侧控制器根据绕组电压（通过电阻R7检测）进行导通，并馈入IC的FWD引脚。

在连续导通模式下，MOSFET就在次级侧下达初级侧请求的新开关周期指令之前关断。在非连续导通模式下，功率MOSFET会在MOSFET的电压降低于约24 mV阈值时关断。初级功率MOSFET的次级侧控制可避免两个MOSFET发生任何交越导通，并提供极为可靠的同步整流。由于

SR MOSFET在整个开关周期内都不导通，仍需要使用小尺寸的小电流二极管(D3)来获得最高效率。

IC的次级侧从次级绕组正向电压或输出电压自行供电。连接至InnoSwitch IC U1的BPS引脚的电容C8可提供内部电路去耦。

在恒流(CC)工作期间，当输出电压降低时，器件将直接从次级绕组自行供电。在初级侧功率MOSFET导通期间，出现于次级绕组正向电压用于通过电阻R7和内部稳压器对去耦电容C8充电。这可以使恒流输出调节维持在~10 V。在此水平之下时，电源会进入自动重启动模式，直到输出负载降低。

输出电流通过一个约33 mV的阈值在IS与GND引脚之间进行检测，用以降低损耗。一旦超过电流检测阈值，器件将调节开关脉冲数以维持固

定的输出电流。在输出短路等故障情况下，大电流将流经电流检测电阻R8和R9，这是由于输出电容C12和C11通过短路进行放电。

输出电压通过电阻分压器R10和R11进行检测。对输出电压进行调整，以便在反馈引脚实现1.265 V的电压。电阻R12和电容C13形成相位超前网络，可确保瞬态负载期间保持稳定工作并降低输出电压过冲和下冲。电容C10提供反馈引脚信号的噪声滤波。

电阻R4和R5提供输入电压检测，并向U1提供与电容C3的DC电压成正比的电流。在约为100 VDC时，流经这些电阻的电流会超过输入欠压阈值，从而使能U1。在约为435 VDC时，流经这些电阻的电流会超过输入过压阈值，从而禁止U1。

图14中所示为高性能双路输出电源的电路。

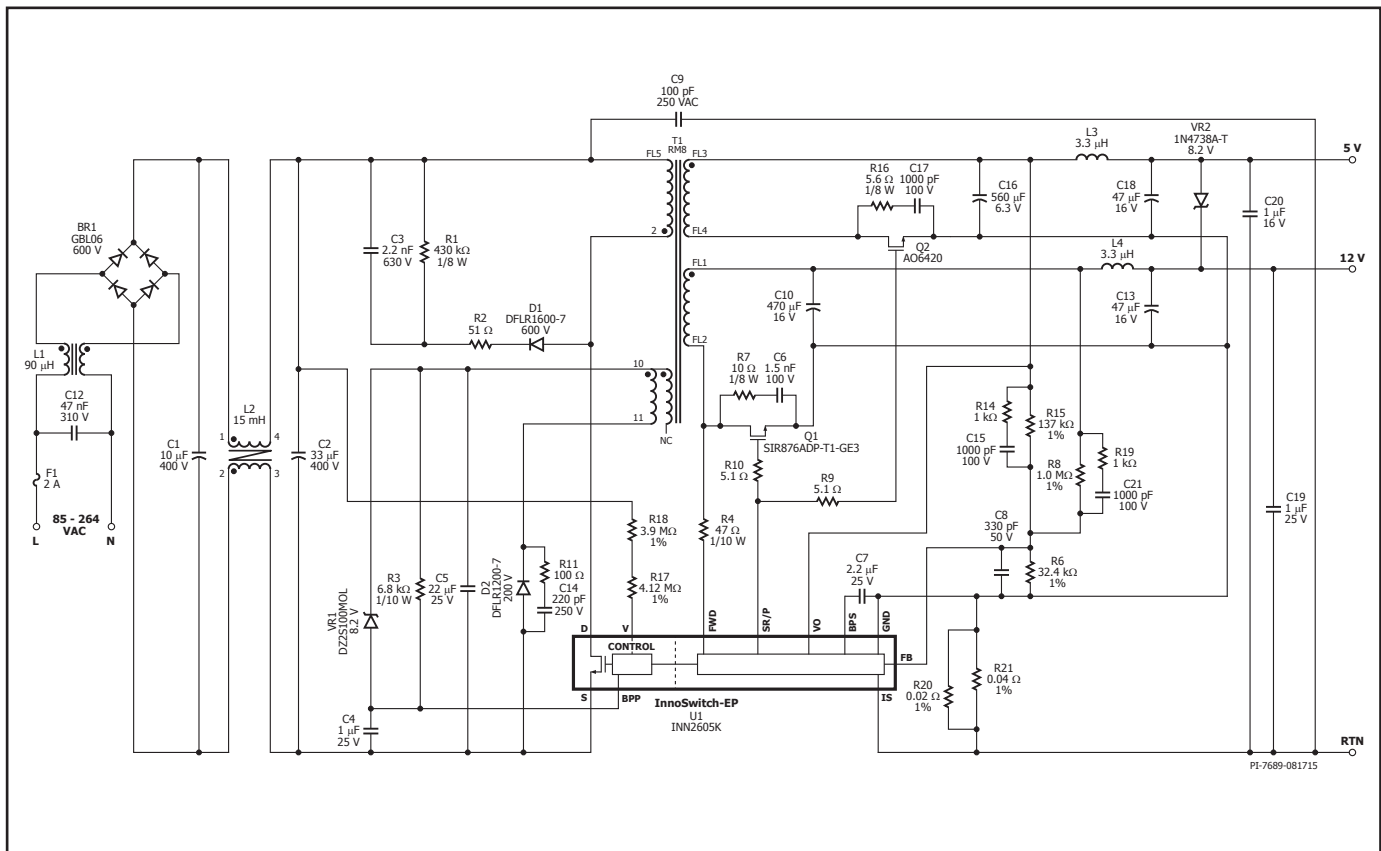


图14. 12 V/1.5 A和5 V/0.5 A双路输出电源

保险丝F1可隔离电路并提供元件故障保护，共模扼流圈L1和L2与电容C1、C2和C12则提供EMI衰减。桥式整流管BR1对AC输入电压进行整流，并对由C1和C2组成的滤波器提供全波整流DC。没有必要在含有具有高峰值正激浪涌电流额定值的桥式整流管GBL06的电路中使用浪涌电流限制器。共模扼流圈L1的差模电感与电容C1和C2一起提供差模噪声滤波。

变压器初级的一端连接到整流DC总线，另一端连接到InnoSwitch-EP IC (U1)内集成的725 V功率MOSFET。

由D1、R1、R2和C3形成的低成本RCD箝位可限制峰值漏极电压（受变压器漏抗和输出走线电感影响而产生）。

IC具有自启动功能，当首次AC上电时，它使用内部高压电流源对BPP引脚电容(C4)进行充电。在正常工作期间，初级侧控制从变压器的辅助绕组获得供电。其输出采用反激式绕组，它经由电流限制电阻R3使用二极管D2和电容C5进行整流和滤波并馈入BPP引脚。二极管D2的谐振振荡所造成的辐射EMI通过缓冲器元件R11和C14得以降低。使用齐纳二极管VR1可提供初级侧过压保护。当输出端出现过压时，偏置绕组输出端升高的电压会使齐纳二极管VR1导通，并触发InnoSwitch-EP IC初级侧控制器的OVP锁存。

电阻R17和R18提供输入电压检测，并向U1提供与电容C2的DC电压成正比的电流。在约为100 VDC时，流经这些电阻的电流会超过输入欠压阈值，从而使能U1。在约为460 VDC时，流经这些电阻的电流会超过输入过压阈值，从而禁止U1。InnoSwitch-EP的次级侧提供输出电压、输出电流检测并驱动提供同步整流的MOSFET。

对5 V输出的输出整流由SR FET Q2提供。极低的ESR电容C16提供滤波，电感L3和电容C18形成二级滤波器，可大幅衰减5 V输出端的高频纹波和噪声。

对12 V输出的输出整流由SR FET Q1提供。极低的ESR电容C10提供滤波，电感L4和电容C13形成二级滤波器，可大幅衰减12 V输出端的高频纹波和噪声。电容C19和C20可降低辐射EMI噪声。

由用于Q2的R16和C17与用于Q1的R7和C6组成的RC缓冲器网络可抑制SR FET上的高频振铃，这种振铃产生自变压器绕组的漏感和次级走线的电感。

Q1和Q2的栅极根据通过R4和IC的FWD引脚检测到的绕组电压进行导通。在连续导通模式下，功率MOSFET就在次级侧控制器下达初级侧请求的新开关周期指令之前关断。在非连续导通模式下，MOSFET会在MOSFET的电压降低于阈值($V_{SR(TH)}$)时关断。对初级侧MOSFET的次级侧控制可确保它永不会与同步整流MOSFET同时导通。MOSFET驱动信号是SR/P引脚的输出。

IC的次级侧从次级绕组正向电压或输出电压自行供电。输出电压为器件供电、馈入VO引脚并经由R4和一个内部调整器对去耦电容C7充电。当检测到的输出电压低于 ≈ 3 V时，电源进入自动重新启动。

电阻R8、R15和R6形成分压器网络，可检测来自两个输出端的输出电压，从而获得更好的交叉调整率。只有在加载5V输出（这会导致12 V输出在高端规格下工作）时，齐纳二极管VR2才可提高交叉调整率。InnoSwitch-EP IC有一个1.265 V的内部参考电压。由电容C15、C21和电阻R14、R19组成的反馈补偿网络可降低输出纹波电压。电容C8对可影响电源工作状况的高频噪声提供去耦。总输出电流由阈值约为33 mV的R20和R21进行检测，用以降低损耗。一旦超过这些电阻的电流检测阈值，器件将调节开关脉冲数以维持固定的输出电流。

主要应用指南

输出功率表

输出功率表（表1）列出了在以下条件下能获得的最小实际持续输出功率：

1. 85 VAC输入时，最小DC输入电压为90 V或更高，亦或当230 VAC输入或115 VAC输入并使用倍压整流时，最小DC电压为220 V或更高。输入电容值的大小应足够适用交流输入电压的要求。
2. 效率超过82%。
3. 数据手册中最低的 I_{PF} 值。
4. 变压器初级电感公差为 $\pm 10\%$ 。
5. 反射输出电压(V_{OR})为110 V。
6. 仅使用一个同步整流管提供12 V的输出电压。
7. 峰值及开放式应用的输出功率是通过选择增加的电流限流点实现的，对于适配器应用中所列出的输出功率是采用标准的电流限流点得到的。
8. 将器件贴在电路板上，源极焊接在足够的铺铜区域上，并且/或者使用一个散热片将源极引脚温度控制在110 °C或之下。
9. 敞开式设计的环境温度为50 °C，密闭式适配器应用的环境温度为40 °C。

*当 K_p 值小于1时， K_p 是初级电流脉动部分与峰值部分的比率。为防止开关周期的提前误关断所导致的输出功率能力的降低，建议动态 K_p 值要满足 ≥ 0.25 。这样将避免在MOSFET开启时初始电流尖峰(I_{INT})触发到器件限流点。

过压保护

InnoSwitch-EP IC内部的锁存电路可以实现对输出电压的过压保护，该电路由流入初级旁路引脚的约为7.6 mA的阈值电流触发。初级旁路引脚电容除起到内部滤波的作用，还作为外部滤波器，避免噪音信号引起保护电路的误触发。为使旁路电容达到有效的高频滤波，应将电容尽量放置在距器件源极和初级旁路引脚最近的地方。

初级检测OVP功能的实现方式是，将齐纳二极管从经整流和滤波的偏置绕组电压源连接至初级旁路引脚（与图13中的R4并联）。在大多数设计中实现OVP的功能，齐纳二极管的电压应比偏置绕组电压高出6 V左右（偏置绕组电压为22 V时齐纳二极管的电压为28 V），但也可因漏感值的变化进行调整。此外，也可将一个小电阻（10 Ω 到47 Ω ）与偏置绕组二极管及/或OVP齐纳二极管串联接入，作为额外的滤波。同OVP齐纳二极管串联在一起的电阻同样可以控制流入旁路引脚的最大电流。

降低空载功耗

InnoSwitch-EP IC可以在自供电模式中从旁路引脚电容（通过内部电流源充电）启动。然而，需要使用偏置绕组，以便在InnoSwitch-EP IC开始工作时，向初级旁路引脚提供供电电流。需要在变压器上使用辅助或偏置绕组达到此目的。添加一个可向初级旁路引脚提供偏置供电的偏置绕组就能设计出空载功耗低于10 mW的电源。应调整图13所示的电阻R3，以实现最低空载输入功率。

音频噪声

InnoSwitch-EP IC跳周期工作方式会使变压器产生音频分量的噪声。为抑制噪声，应将变压器的峰值磁芯磁通密度设计在低于3000高斯(300 mT)之下。采用此方法并使用标准的变压器生产浸漆工艺就可以基本上消除音频噪声。不要对变压器采用真空浸渍方式，这会引入较高的初级电容，因而导致更大损耗。也可采用更高的磁通密度，但在批准设计前，必须使用变压器生产样品来进行细致的噪音评估。在箝位电路中以及特别在偏置电源（图13中的C4和C5）中使用类似Z5U介质的陶瓷电容也可能产生音频噪声。如果出现这种情况，尝试使用其他不同介质材料或结构的电容，例如薄膜型电容用于箝位电路，电解电容用于偏置电路。

元件的选择

InnoSwitch-EP初级侧电路的元件

BPP电容

连接InnoSwitch-EP IC初级旁路引脚的电容可以为初级侧控制器提供去耦，还可选择限流点。可以根据InnoSwitch-EP数据手册中所示使用一个0.1 μF、10 μF或1 μF电容。虽然可以使用电解电容，但最好经常在双面板上使用表面贴装的多层陶瓷电容，因为它们能使电容靠近IC放置，并且实现紧凑型开关电源的设计。推荐使用额定值为16 V或25 V的X5R或X7R电解电容，以确保满足最小电容要求。

偏置绕组和外部偏置电路

从MOSFET漏极引脚连接至InnoSwitch-EP初级侧控制器初级旁路引脚的内部稳压器对连接初级旁路引脚的电容充电，以实现启动。应对变压器提供一个偏置绕组以及一个合适的整流管和滤波电容，以形成一个偏置电源，用于为初级旁路引脚供应至少1 mA的电流。

应选取合适的偏置绕组圈数比，以便在最低（或空载）负载条件下及在电源的最低额定输出电压下在偏置绕组产生9 V电压。如果电压低于此值，空载输入功率将比预期的高。

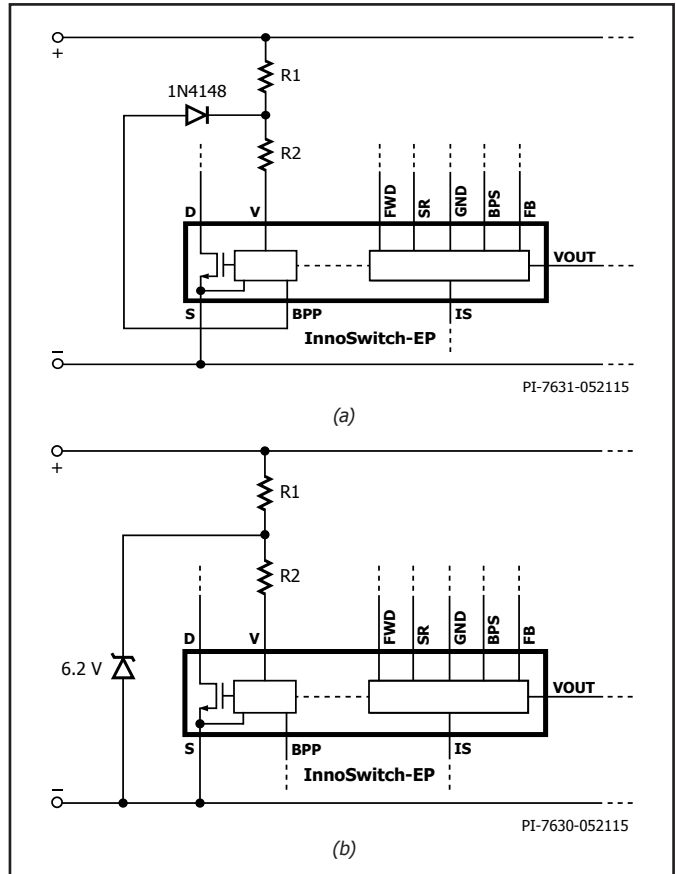


图15. (a)仅输入过压; (b)仅输入欠压

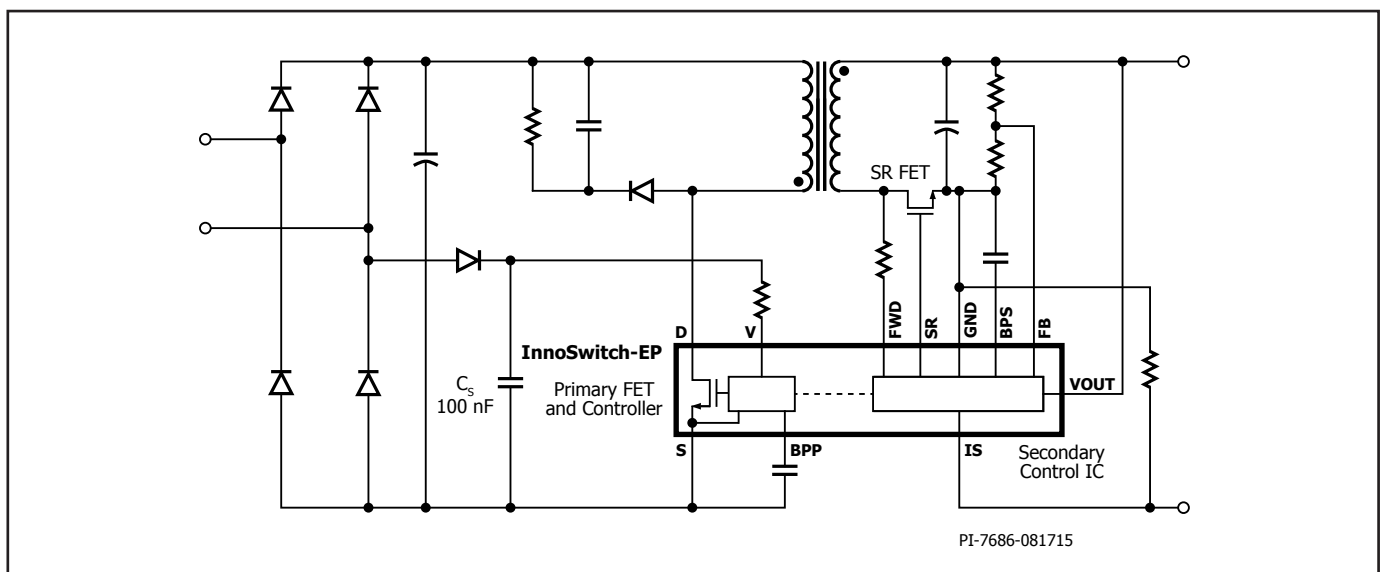


图16. 快速AC复位配置

外部电路的偏置电流应设为约300 μA ，这样在空载及 230 VAC输入电压下操作电源时就能实现最低的空载功耗。

推荐使用具有低结电容的玻璃钝化标准恢复整流二极管，防止快速或超快速二极管所具备的快速恢复，因为它们通常会导致更高的辐射EMI。

推荐使用电压额定值是电容所产生的最高电压1.2倍且至少为22 μF 的滤波电容。当供电在最高额定输出电压和具有最低输入AC供电电压的额定负载下工作时，通常会在此电容上产生最高电压。

输入欠压及过压保护

从V引脚连接至DC总线的电阻可使能输入电压检测功能，为典型通用输入应用提供输入欠压和过压保护，推荐采用约8 $\text{M}\Omega$ 的电阻值。图15所示为仅使能将要选择性禁止的输入欠压或输入过压功能的电路配置。

InnoSwitch-EP具有可用于锁存关断电源的初级检测过压保护功能。电源锁存关断后，可以在V引脚电流减小至零时复位。电源一旦锁存关断，甚至是在输入供电关断后，电源将需要大量的时间复位InnoSwitch-EP控制器，因为存储在DC总线中的能量将继续为控制器提供偏置供电。使用如图16所示的修改后电路配置可以实现快速AC复位。输入供电断开后，电容 C_s 的电压会快速降低，这会快速减小流入InnoSwitch-EP IC输入电压监测引脚的电流并复位InnoSwitch-EP控制器。

初级检测OVP（过压保护）

偏置绕组输出上产生的电压可跟踪电源输出电压。虽然不够精确，但初级侧控制器可以使用偏置绕组电压较为准确地检测出输出电压情况。从偏置绕组输出连接至初级旁路引脚的齐纳二极管可以可靠地检测到故障情况，该故障情况可导致输出电压高于设置限值，并导致初级侧控制器锁存关断，以免发生因故障造成的元件损坏。

建议应在额定满载和最低额定输入电压下正常稳态情况以及瞬态负载情况下测量偏置绕组输出端的最高电压。额定值为该测量电压1.25倍的齐纳二极管通常将确保OVP保护不会在任何正常工作情况下工作，并且在故障情况下工作。

强烈推荐使用初级检测OVP保护。

初级侧缓冲器箝位

缓冲电路应用于初级侧，如电路示例所示。这可以防止在每个开关周期MOSFET关断的一瞬间在MOSFET漏极出现过高的电压尖峰。虽然可以使用传统的RCD箝位，但RCDZ箝位的效率最高。图13中的电路示例采用电阻与箝位二极管串联的RCD箝位。该电阻可抑制漏极振铃，并在反向恢复期间通过箝位二极管控制反向电流。推荐使用具有低结电容的标准恢复玻璃钝化二极管，因为这些二极管能够从箝位恢复部分能量，从而提高效率。

InnoSwitch-EP次级侧电路的元件

次级旁路引脚 – 去耦电容

应使用一个2.2 μF 、25 V多层陶瓷电容对InnoSwitch-EP IC的次级旁路引脚去耦。明显较高的值会导致启动时输出电压过冲，较低的值会导致无法预测的工作情况。电容必须靠近IC引脚放置。需要采用25 V额定值来保证工作中的实际值，因为陶瓷电容的电容值随施加电压而下降，这也是不推荐使用10 V额定电容的原因。为取得最佳效果，应采用X5R或X7R介质的电容。

正激引脚电阻

推荐使用47 Ω 的5%电阻，以确保足够的IC供电电流。电阻值过高或高低都不应使用，因为这会影响器件的工作情况，如同步整流器驱动时序。

SR MOSFET工作及选择

虽然简单的二极管整流器和滤波器对于次级绕组已够用，但使用SR MOSFET能显著提高工作效率，这是满足欧洲CoC和美国能源部(DoE)能效标准通常所需的。

次级侧控制器在反激周期开始时立即导通SR MOSFET。SR MOSFET栅极应直接连接至InnoSwitch-EP IC的同步整流管驱动引脚，并且不应在SR MOSFET栅极电路连接任何额外的电阻。

当SR MOSFET漏极电压降至-24 mV [$V_{SR(TH)}$]以下时，SR MOSFET立即关断。因此，使用具有极低 $R_{DS(ON)}$ 的MOSFET会产生适得其反的效果，因为它会缩短MOSFET导通时间，从而将电流整流到MOSFET的体二极管或外部并联肖特基二极管（如使用）。

对于额定输出5 V、2 A的设计来说，具有18 m Ω $R_{DS(ON)}$ 的MOSFET是个好选择。SR MOSFET驱动器使用次级旁路引脚作为供电干线，该电压通常为4.4 V。因此，具有过高阈值电压的MOSFET并不合适，具有1.5 V-2.5 V较低阈值电压的MOSFET则非常合适，但可能需要使用阈值电压（绝对最大值）高达4 V的MOSFET。

反激周期开始与SR MOSFET导通之间稍微有一点延迟。在此期间，SR FET的体二极管进行传导。如果使用外部并联肖特基二极管，该电流大部分都流经肖特基二极管。InnoSwitch-EP IC检测到反激周期结束时，SR MOSFET $R_{DS(ON)}$ 电压降至-24 mV以下，反激周期的剩余部分完成且电流整流到SR MOSFET的体二极管或外部并联肖特基二极管。

可以添加与SR MOSFET并联的肖特基二极管以提供更高效率，使用一个1 A表面贴装肖特基二极管已足够。为增益相当有限，对于5 V、2 A设计来说，外部二极管可在85 VAC下为满载效率增加~0.1%的提升，在230 VAC下增加~0.2%。

肖特基二极管和SR MOSFET的电压额定值应至少为预期峰值反向电压(PIV)的1.3至1.4倍，具体取决于变压器所采用的圈数比。额定值60 V的MOSFET和二极管适用于大多数 $V_{OR} < 60$ V的5 V设计。

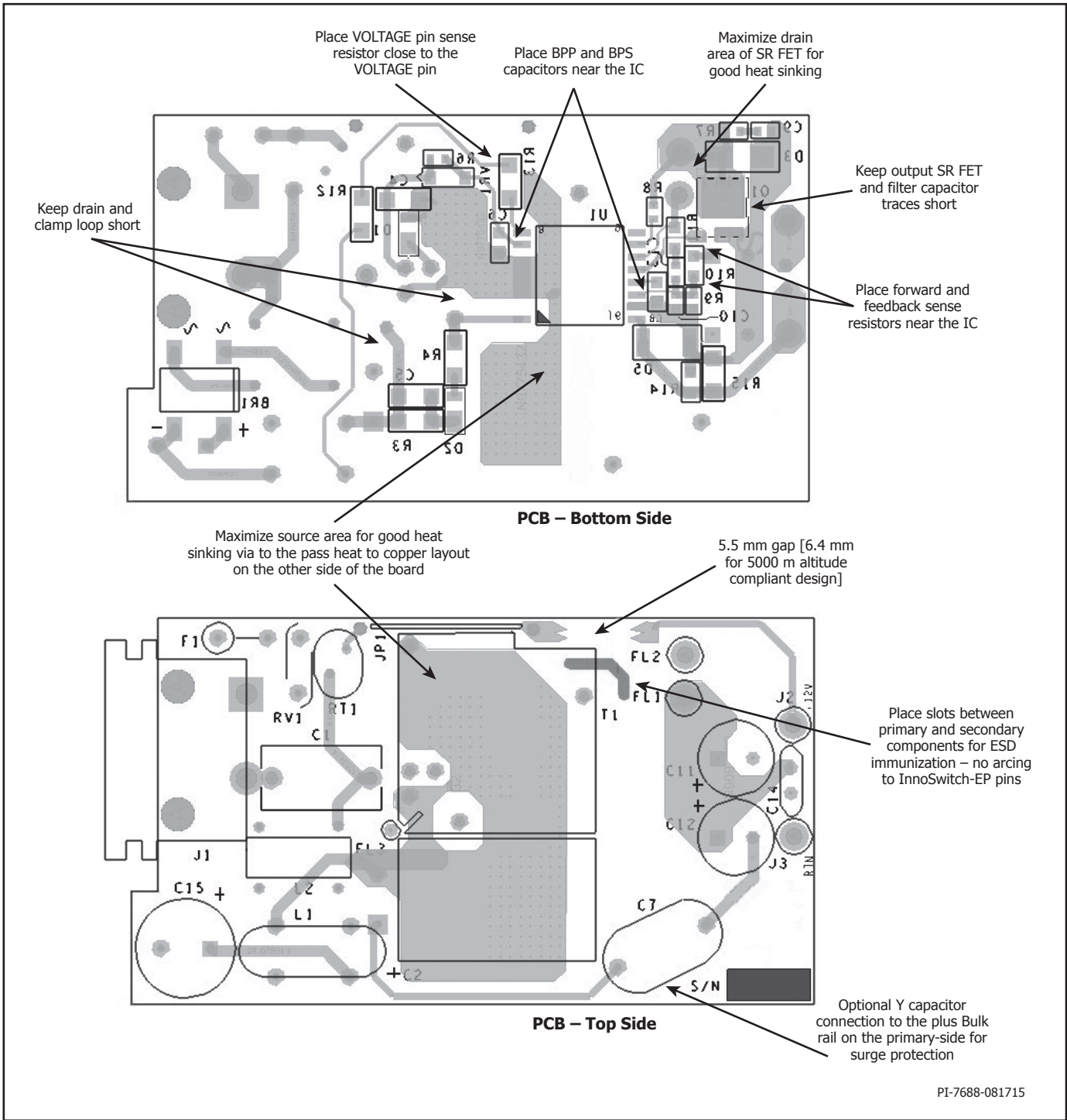


图17. PCB布局指南。底部(左侧), 顶部(右侧)。

次级漏抗与MOSFET电容(COSS)之间的交互会在绕组的电压反向(由于初级MOSFET导通)时导致电压波形振铃。这种振铃可通过使用连接SR FET的RC缓冲器被抑制。可以使用一个范围介于10 Ω至47 Ω的缓冲器电阻, 但较高的电阻值会导致比较明显的效率下降。1 nF至1.5 nF的电容足以应付大部分设计。

输出电容

低ESR铝电解电容适用于大多数高频率反激式开关电源, 但铝聚合物固态电容已获得非常广泛的应用, 这是由于它们紧凑的尺寸、稳定的温度特性、极低的ESR以及较高的RMS纹波电流额定值。使用这些电容可以设计出紧凑的充电器和适配器。

通常，200 μF 至300 μF 的铝电解质电容足以满足各种输出电流。其他影响电容选择的因素是输出纹波。应注意确保使用电压额定值高于最高输出电压且裕量充足(>20%)的电容。

输出电压反馈电路

反馈引脚的额定输出电压为1.265 V [V_{FB}]。分压器网络应连接在电源的输出端进行输出电压分压，以使反馈引脚的电压在输出电压处于设定的额定电压时将达到1.265 V。下反馈分压器电阻应连接到次级接地引脚。应将一个300 pF或更小的去耦电容连接在反馈引脚以及InnoSwitch-EP IC的次级接地引脚。该电容的物理位置应靠近InnoSwitch-EP IC。R-C网络也可以连接到反馈分压网络中的上分压器电阻。一般而言，1 nF电容和1 k Ω 电阻RC网络可确保获得出色的动态响应，防止启动时出现输出电压过冲以及防止脉冲束流。

次级分流器的保护二极管

InnoSwitch-EP IC包括可实现精确恒流工作模式的次级侧电流检测功能，可将其用作限流保护。当输出电流超过数据手册中指定的恒流调整阈值时，电源自动从CV模式切换到CC模式。

为检测输出负载电流，需要在IS引脚与IC的接地引脚之间放置一个电流检测电阻。该电阻可在负载电流流经时充当分流器。当分流电压超过~33 mV时，电源会切换到CC工作模式，极低检测电压可确保非常低的分流电阻耗散。

在输出短路期间，输出滤波电容（图1中的C10）立即通过内部分流器放电。取决于输出电压、输出电容值和短路阻抗，分流器中耗散的能量可能非常高。

为防止对IC造成任何损坏，对于电源输出端短路可能导致IS引脚电压超过9 V的设计，推荐在ISENSE引脚和次级接地引脚之间使用一个1 A肖特基二极管。使用该二极管时，阳极应连接到ISENSE引脚，阴极应连接到次级接地引脚。

电路板布局建议

参见图17了解InnoSwitch-EP IC的推荐电路板布局。

单点接地

在输入滤波电容与连接源极引脚的铜铂区域使用一个单一接地点。

旁路电容

初级旁路和次级旁路引脚电容必须分别直接靠近初级旁路-源极引脚和次级旁路-次级接地引脚放置，与这些电容的连接应采用短走线方式。

初级环路面积

连接输入滤波电容、变压器初级及InnoSwitch-EP IC的初级环路面积应尽可能小。

初级箝位电路

可以使用箝位电路来限制MOSFET在关断时漏极引脚的峰值电压。在初级绕组上使用一个RCD箝位或一个齐纳稳压管(~200 V)及二极管箝位即能够实现。在任何情况下，为改善EMI，从箝位元件到变压器再到InnoSwitch-EP IC的电路路径应保证最小。

散热考量

源极引脚都从内部连接到IC的引线部位，是器件散热的主要路径。因此，源极引脚都应连接到InnoSwitch-EP IC下的铺铜区域，不但作为单点接地，还可作为散热片使用。因它连接到安静的源极节点，可以将这个区域扩大以实现良好的散热。与输出SR MOSFET类似，尽量增大连接封装引脚的PCB面积，热量通过此区域在SR MOSFET中耗散。

应在电路板上提供足够的铜铂区域，以使InnoSwitch-EP IC温度安全地处于绝对最大值以下。建议为铺铜面提供的铺铜区域（InnoSwitch-EP IC的源极引脚焊接在此）应足够大，以使电源在满额定负载和最低额定输入AC供电电压下工作时IC温度保持在85 $^{\circ}\text{C}$ 以下。可以根据其他特定要求进一步降额。

Y电容

应将Y电容直接放置在初级输入滤波电容正极和变压器次级的正输出或返回极接脚之间。这样放置会使高幅值的共模浪涌电流远离InnoSwitch-EP IC。注意：如果在输入端使用了 π (C、L、C)型EMI滤波器，那么滤波器内的电感应放置在输入滤波电容的负极之间。

输出SR MOSFET

要达到最佳的性能，连接次级绕组、输出SR MOSFET及输出滤波电容的环路区域面积应最小。此外，与SR MOSFET端子连接的铜铂区域应足够大，以便用来散热。

静电放电(ESD)

应在初级侧和次级侧电路之间保持足够的电气间隙(>8 mm)，以轻松满足任何ESD/耐压要求。

火花隙最好直接位于正输出干线与其中一个AC输入之间。在此配置中，5.5 mm火花隙通常足以满足众多适用安全标准的爬电距离和电气间隙要求。该距离小于初级与次级间距，因为火花隙的电压不超过AC输入的峰值。

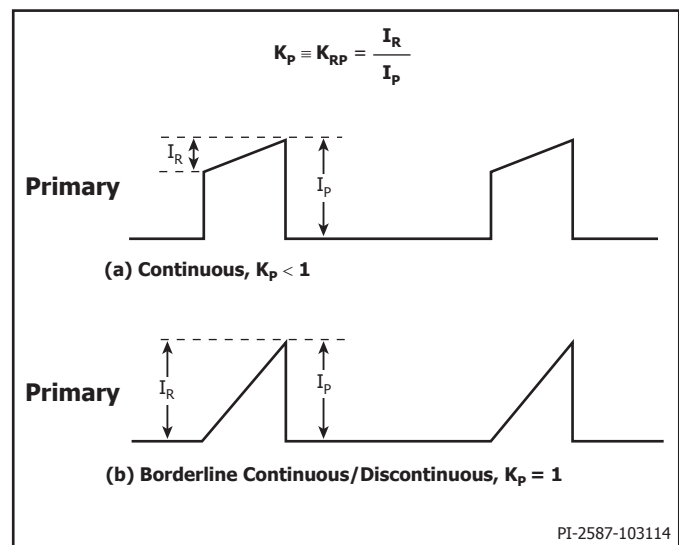


图18. 连续模式电流波形, $K_p \leq 1$

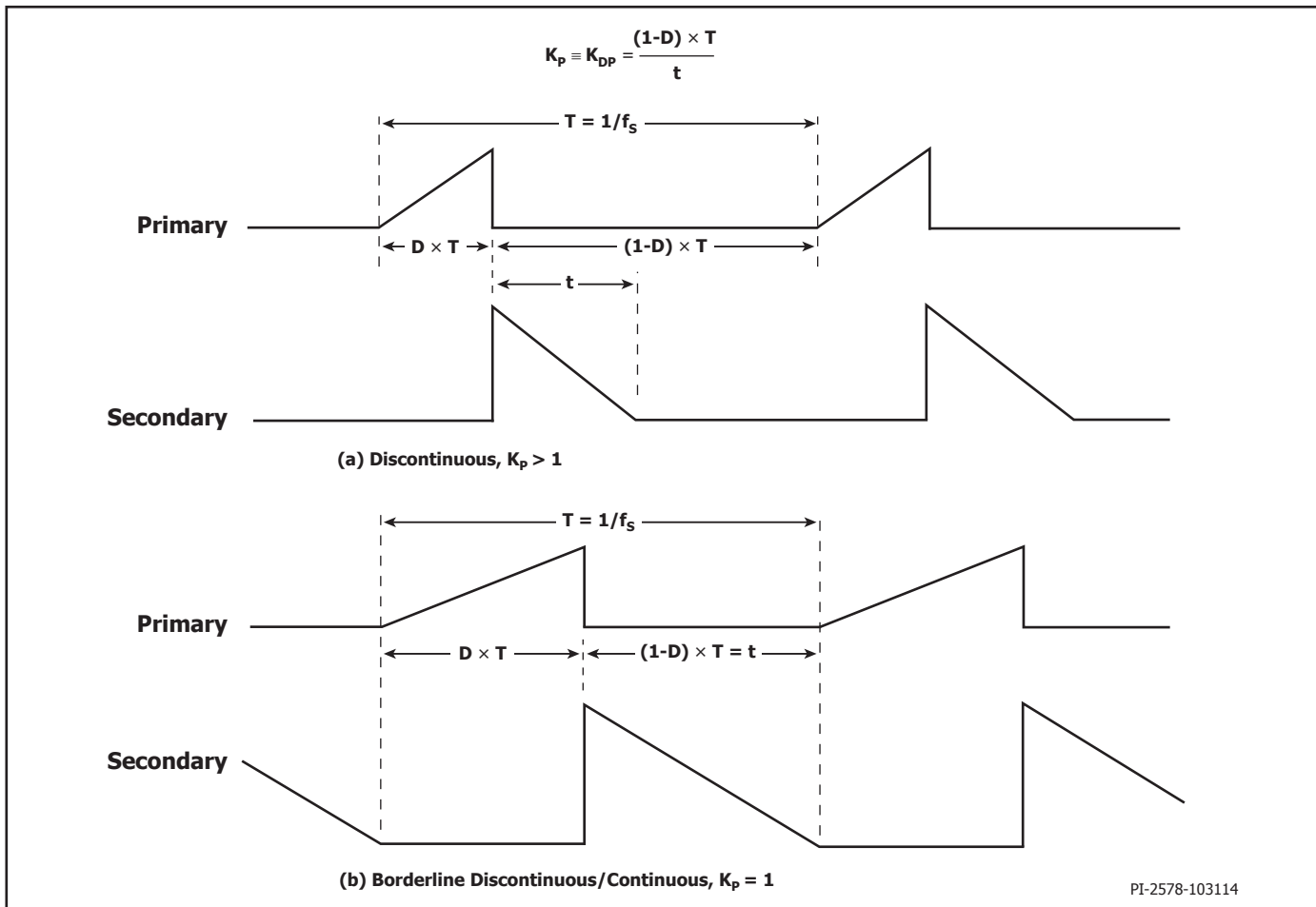


图19. 非连续模式电流波形, $K_p \geq 1$

漏极节点

漏极开关节点是主要噪声源。因此，连接漏极节点的元件应靠近IC放置并远离敏感的反馈电路。箝位电路元件应远离初级旁路引脚放置，本电路中的相关电路和走线长度应尽量短。

由输入整流滤波器电容、初级绕组和InnoSwitch-EP IC初级侧MOSFET形成的环路的面积应尽可能得小。

图14所示为基于InnoSwitch-EP IC的电源的设计范例。本设计提供的注意事项在图中标注并列于下方：

EMI降低建议

1. 合适的元件位置以及初级和次级功率电路所形成的小环路面积有助于降低辐射及传导EMI。应注意确保这些环路的环路面积尽量小。
2. 与初级侧箝位二极管并联的小电容有助于降低辐射EMI。
3. 与偏置绕组串联的电阻有助于降低辐射EMI。
4. 电源输入端通常需要使用共模扼流圈来充分衰减共模噪声。在变压器上使用屏蔽绕组可以达到同样的目的。屏蔽绕组还可以与输入端的共模滤波电感配合使用，以实现最佳的传导及辐射EMI裕量。

5. 连接输出SR MOSFET的RC缓冲器所采用元件的值有助于降低高频辐射及传导EMI。
6. 可以在输入整流电路使用一个由差模电感和电容组成的 π 型滤波器，以降低低频率差模EMI。
7. 一个1 μ F陶瓷电容在连接到电源输出端时有助于降低辐射EMI。

音频噪声抑制建议

InnoSwitch-EP IC中使用的状态调节器可自动调节限流点，从而调节轻载下的工作频率。这有助于消除通常在极轻载下由电源间歇性开关导致的音频噪声。

在电源产生音频噪声时，应采用以下指南降低音频噪声：

1. 确保反激式变压器采用清漆浸渍。
2. 音频噪声源通常为陶瓷电容。同时检查偏置绕组和初级侧箝位电容。为发现噪声源，可将箝位电容替换为金属薄膜型电容，将偏置电容替换为电解电容。截至目前，最常见的噪声源是偏置电容。
3. 如果噪声由偏置绕组滤波电容产生，通常使用电压额定值更高的电容可解决问题。如果电路板布局和物理外壳尺寸有限制，应换用电解电容。

- 降低变压器AC磁通密度(ΔB)的同时还能降低磁芯的音频噪声。
- 如果次级绕组的终端采用飞线，验证引线是否撞击骨架或互相撞击。
- 如果电路板出现任何脉冲束流迹象（在经过多个开关周期后无开关活动），这可能会造成音频噪声。脉冲束流可以由电路板布局不当造成，在其中反馈节点受开关噪声影响。可以对本注释中介绍的针对反馈引脚去耦和相位超前RC网络的指南进行评估。确认遵循了与反馈驱动器网络相关的电路板布局建议。

变压器设计建议

变压器设计必须确保电源能够在最低工作电压下提供额定功率。电源整流DC总线上的最低电压取决于所采用滤波电容的电容值。推荐至少采用 $2 \mu\text{F}/\text{W}$ 的值，以使DC总线电压始终高于 70 V ，但 $3 \mu\text{F}/\text{W}$ 提供足够的裕量。应测量DC总线纹波，并且应注意检查该电压以确认变压器初级绕组电感选择的设计计算。

反射输出电压, V_{OR} (V)

反射电压为输出二极管/SR导通期间次级绕组电压以变压器变比的比例反射到初级绕组上而形成的电压。 60 V 的 V_{OR} 适用于大多数仅 5 V 设计。为达到设计优化的目的，应考虑到其取值不同会给设计带来如下影响：

- 较高的 V_{OR} 允许在最低电压 V_{MIN} 时获得更高的输出功率，这会降低输入电容值和提高给定InnoSwitch-EP器件的输出功率。
- 较高的 V_{OR} 还可以降低输出二极管和SR MOSFET的电压应力。
- 较高的 V_{OR} 会增加漏感，从而降低电源效率。
- 较高的 V_{OR} 会增大次级侧的峰值电流及RMS电流，从而增加次级侧的铜损和二极管损耗。

纹波电流与峰值电流的比率, K_p

小于1的取值表明连续导通模式， K_p 为纹波电流与峰值初级电流的比例（参见图18）。

$$K_p \equiv K_{RP} = \frac{I_R}{I_P}$$

大于1的取值表明非连续导通模式， K_p 为初级MOSFET关断时间与次级二极管导通时间的比例。

$$K_p \equiv K_{DP} = \frac{(1-D) \times T}{t} = \frac{V_{OR} \times (1-D_{MAX})}{(V_{MIN} - V_{DS}) \times D_{MAX}}$$

推荐对大部分InnoSwitch-EP设计采用在 70 V 最低DC总线电压下 0.9 的 K_p 值。

K_p 值 < 1 可减小初级RMS电流，从而提高变压器效率，但会导致初级侧MOSFET产生更高的开关损耗，进而提高InnoSwitch-EP温度。

磁芯类型

合适磁芯的选择取决于电源要使用外壳的物理设计限制。建议仅使用低损耗磁芯，因为电源设计通常会因小外壳要求面临散热挑战。

安全边距, M (mm)

对于要求在初级和次级之间进行安全隔离但不使用三层绝缘线的设计，要输入变压器骨架两侧的安全边距宽度（挡墙宽度）。一般情况下，对于通用电压输入，总的边距宽度应为 6.2 mm ，绕组每侧为 3.1 mm 。对于垂直式的骨架，骨架两侧的安全边距可以不是对称的，但如果总的边距宽度应为 6.2 mm ，那么实际边距将仅设在骨架一侧。

对于使用三层绝缘线的设计，为了满足所要求的安全爬电距离，还是有必要输入一个小的安全边距。通常情况下，对于每个磁芯往往有多种骨架与其相配，而每种骨架有不同的外形尺寸。请参照骨架的数据手册或咨询安规工程师及变压器供应商以确定所需的安全边距宽度。

由于安全边距减少了绕组绕制的可利用面积，因此对于尺寸较小的磁芯并不适合采用安全边距的变压器结构。对于采用InnoSwitch-EP IC的紧凑型电源设计，建议次级侧使用三层绝缘线，这样就无需安全边距。

初级层数, L

初级绕组的层数应在1层到3层之间。一般来讲，应使用最少的层数，从而满足初级绕组的电流密度(CMA)限制。 $\geq 200 \text{ Cmil}/\text{Amp}$ 的值可用作大部分设计的起始值，但根据热设计限制可能需要采用更高的值。大于三层的设计也是可行的，但要考虑到漏感的增加及绕组的绕制。在漏感箱位损耗非常高的设计应用中，可采用分层式初级绕组结构。此方法是将初级绕组绕在次级绕组（和偏置绕组）的两侧，以“三明治”的方式绕制。这种方式通常对低功率设计不利，因为这通常要求额外的共模滤波，从而增加成本。

最大工作磁通密度, B_m (高斯)

为了限制开机和输出短路时的最大磁通密度，建议正常工作时的最大磁通密度为 3000 高斯。在此类条件下输出电压很低，在MOSFET关断期间，变压器的磁通复位不足，使得变压器的磁通密度会累积到超过正常工作时的水平。而一旦选择了具有内置保护特性的InnoSwitch-EP IC器件，其峰值限流点也就固定了。在此限流点的磁通密度选择 3000 高斯，可以保证在开机及输出短路情况下磁芯不会饱和。

变压器初级电感量(L_p)

一旦确定最低工作电压和要求的 V_{OR} ，即可计算变压器初级电感量。应注意确保所选取的电感值不违反InnoSwitch-EP IC数据中的最大占空比规格。免费PI Expert套件的组成部分PIXIs设计表格可用来辅助变压器设计。

快速设计校验

对于任何使用InnoSwitch-EP的电源设计，都应经过全面测试以确保在最差条件下元件的规格没有超过规定范围。

建议至少进行如下测试：

1. 最大化漏极电压-校验在最高输入电压和峰值（过载）输出功率时VDS 没有超过600 V。给650 V的 BV_{DSS} 规格增加50 V的裕量，使得在设计变更时留有一定的设计裕量。
2. 最大漏极电流 – 在最高环境温度、最大输入电压及峰值输出（过载）功率情况下，检查漏极电流波形以确定变压器是否出现饱和，另外也要检测电源开启时是否出现过高的前沿导通电流尖峰。在稳态工作下重复以上操作，校验前沿电流尖峰在 $t_{LEB(MIN)}$ 结束时低于 $I_{LIMIT(MIN)}$ 。在任何条件下，最大漏极电流应低于规定的绝对最大额定值。
3. 热检测 – 在规定的最大输出功率、最小输入电压及最高环境温度情况下，检查InnoSwitch-EP IC、变压器、输出SR MOSFET及输出电容的温度没有超标。应有足够的温度裕量以保证InnoSwitch-EP IC不会因为零件与零件间 $R_{DS(ON)}$ 的差异而引起过热问题出现，参见数据手册中关于 $R_{DS(ON)}$ 的说明。

建议在低压输入及最大输出功率的情况下，InnoSwitch-EP IC源极引脚的最高温度不高于110 °C，这样就可以适应上述参数的变化。

INN2603-2605

绝对最大额定值^{1,2}

漏极引脚电压	-0.3 V到725 V	注释:
漏极引脚峰值电流 ⁽³⁾ INN20x3	1200 (2250) mA	1. 所有电压都是以 $T_A = 25\text{ °C}$ 时的源极和次级接地为参考点。
INN20x4	1360 (2550) mA	2. 在短时间内施加器件允许的最大额定值不会引起产品永久性的损坏。
INN20x5	1680 (3150) mA	但长时间用在器件允许的最大额定值时,会对产品的可靠性造成影响。
初级旁路/次级旁路引脚电压	-0.3 V到9 V	3. 当漏极电压同时低于400 V时,可允许更高的峰值漏极电流。
初级旁路/次级旁路引脚电流	100 mA	4. 通常由内部电路控制。
正激引脚电压	-1.5 V到150 ⁷ V	5. 在距壳体1/16英寸处测量,持续时间5秒。
反馈/电流检测引脚电压	-0.3 V到9 V	6. -1.8 V持续 ≤ 500 纳秒的时间。请参见图23。
SR/P引脚电压	-0.3到9 V ⁶	7. 当正激引脚电压低于接地引脚电压时,正激引脚的最大输出电流为-40 mA。
输出电压引脚电压	-0.3到15 ⁸ V	8. 在15 V时流入VOUT引脚的最大电流不应超过10 mA。
贮存温度	-65 °C到150 °C	
工作结温 ⁽⁴⁾	-40 °C到150 °C	
环境温度	-40 °C到105 °C	
引线温度 ⁵	260 °C	

热阻

热阻: K封装:		注释:
(θ_{JA})	65 °C/W ² , 69 °C/W ¹	1. 焊在0.36平方英寸(232 mm ²)、2盎司(610 g/m ²)铜箔区域。
(θ_{JC})	12 °C/W ³	2. 焊在1平方英寸(645 mm ²)、2盎司(610 g/m ²)铜箔区域。
		3. 壳体温度在封装顶部的塑封表面测量。

参数	条件	额定值	单位
----	----	-----	----

UL1577的额定值 (适配器功率额定值为降额功率能力)

初级侧电流额定值	从引脚(3-6)至引脚1的电流	1.5	A
初级侧功率额定值	$T_{AMB} = 25\text{ °C}$ (器件安装在插口中导致 $T_{CASE} = 120\text{ °C}$)	1.35	W
次级侧电流额定值	从引脚16至引脚15的电流	2.5	A
次级侧功率额定值	$T_{AMB} = 25\text{ °C}$ (器件安装在插口中)	0.125	W

参数	符号	条件 源极 = 0 V $T_{JI} = -40\text{ °C}$ 到 $+125\text{ °C}$ (注释C) (除非另有说明)	最小值	典型值	最大值	单位

控制功能

输出频率同时施加到初级和次级控制器	f_{OSC}	$T_J = 25\text{ °C}$	平均	93	100	107	kHz
			抖动的峰-峰值		6		
最大占空比	DC_{MAX}	$T_J = 0\text{ °C}$ 到 125 °C	60				%

参数	符号	条件 源极 = 0 V $T_{JI} = -40\text{ }^{\circ}\text{C}$ 到 $+125\text{ }^{\circ}\text{C}$ (除非另有说明)	最小值	典型值	最大值	单位	
控制功能 (续上)							
初级旁路引脚供电电流	I_{S1}	$T_J = 25\text{ }^{\circ}\text{C}$, $V_{BPP} + 0.1\text{ V}$ (MOSFET未开关) 见注释B		260		μA	
	I_{S2}	$T_J = 25\text{ }^{\circ}\text{C}$, $V_{BPP} + 0.1\text{ V}$ (MOSFET开关, 频率 f_{OSC}) 见注释A、C	INN2603	645			
			INN2604	790			
INN2605			970				
初级旁路引脚充电电流	I_{CH1}	$T_J = 25\text{ }^{\circ}\text{C}$, $V_{BP} = 0\text{ V}$ 见注释D、E		-4.5		mA	
	I_{CH2}	$T_J = 25\text{ }^{\circ}\text{C}$, $V_{BP} = 4\text{ V}$ 见注释D、E		-2.9			
初级旁路引脚电压	V_{BPP}	见注释D	5.70	5.95	6.15	V	
初级旁路引脚电压迟滞	$V_{BPP(H)}$		0.40	0.56	0.70	V	
初级旁路分流电压	V_{SHUNT}	$I_{BPP} = 2\text{ mA}$	6.15	6.45	6.75	V	
输入电压故障保护							
UV/OV引脚电压缓升阈值	I_{UV+}	$T_J = 25\text{ }^{\circ}\text{C}$ 见注释F		12.3		μA	
UV/OV引脚电压跌落阈值	I_{UV-}	$T_J = 25\text{ }^{\circ}\text{C}$ 见注释A、F、G、H		$0.87 \times I_{UV+}$			
电压跌落延迟时间	t_{UV-}	见注释F、H		32		ms	
UV/OV引脚输入过压阈值	I_{OV+}	$T_J = 25\text{ }^{\circ}\text{C}$		55.75		μA	
UV/OV引脚输入过压恢复阈值	I_{OV-}			$0.95 \times I_{OV+}$			
UV/OV引脚过压抗尖峰脉冲滤波	t_{OV+}			5		μs	
电压监测引脚阈值电压	V_V			3.7		V	
电路保护							
标准电流限流点 (BPP)电容 = 0.1 μF	I_{LIMIT} 见注释E	$di/dt = 138\text{ mA}/\mu\text{s}$ $T_J = 25\text{ }^{\circ}\text{C}$	INN2603	705	750	795	mA
		$di/dt = 168\text{ mA}/\mu\text{s}$ $T_J = 25\text{ }^{\circ}\text{C}$	INN2604	799	850	901	
		$di/dt = 213\text{ mA}/\mu\text{s}$ $T_J = 25\text{ }^{\circ}\text{C}$	INN2605	893	950	1007	

参数	符号	条件		最小值	典型值	最大值	单位
		源极 = 0 V T _{J1} = -40 °C到+125 °C (除非另有说明)					
电路保护 (续上)							
降低电流限流点 (BPP)电容 = 10 μF	I _{LIMIT-1} 见注释E	di/dt = 138 mA/μs T _J = 25 °C	INN2603	591	650	709	mA
		di/dt = 168 mA/μs T _J = 25 °C	INN2604	682	750	818	
		di/dt = 213 mA/μs T _J = 25 °C	INN2605	773	850	927	
升高电流限流点 (BPP)电容 = 1 μF	I _{LIMIT+1} 见注释E	di/dt = 138 mA/μs T _J = 25 °C	INN2603	773	850	927	mA
		di/dt = 168 mA/μs T _J = 25 °C	INN2604	864	950	1036	
		di/dt = 213 mA/μs T _J = 25 °C	INN2605	955	1050	1145	
功率因数	I ² f	标准电流限流点, I ² f = I _{LIMIT(TYP)} ² × f _{OSC(TYP)} 见注释A	INN2603-2605	0.87 × I ² f	I ² f	1.15 × I ² f	A ² Hz
		降低电流限流点, I ² f = I _{LIMITred(TYP)} ² × f _{OSC(TYP)} 见注释A	INN2603-2605	0.84 × I ² f	I ² f	1.18 × I ² f	
		升高电流限流点, I ² f = I _{LIMITinc(TYP)} ² × f _{OSC(TYP)} 见注释A	INN2603-2605	0.84 × I ² f	I ² f	1.18 × I ² f	
初始电流限流点	I _{INIT}	T _J = 25 °C 见注释A		0.75 × I _{LIMIT(TYP)}			mA
前沿消隐时间	t _{LEB}	T _J = 25 °C 见注释A		170	250		ns
流限延迟	t _{ILD}	T _J = 25 °C 见注释A、F			170		ns
热关断	T _{SD}	见注释A		135	142	150	°C
热关断迟滞	T _{SD(H)}	见注释A			75		°C
初级旁路引脚关断阈值电流	I _{SD}			5.6	7.6	9.6	mA
初级旁路上电复位阈值电压	V _{BPP(RESET)}	T _J = 25 °C		2.8	3.0	3.3	V
自动重新启动导通时间 (在f _{OSC} 下)	t _{AR}	T _J = 25 °C 见注释G		64	77	90	ms
自动重新启动触发-跳频时间	t _{AR(SK)}	T _J = 25 °C 见注释A、G			1		s

参数	符号	条件 源极 = 0 V $T_{JI} = -40\text{ }^{\circ}\text{C}$ 到 $+125\text{ }^{\circ}\text{C}$ (除非另有说明)	最小值	典型值	最大值	单位	
电路保护 (续上)							
自动重启关断时间 (在 f_{OSC} 下)	$t_{AR(OFF)}$	$T_J = 25\text{ }^{\circ}\text{C}$ 见注释G			2	s	
短自动重启关断时间 (在 f_{OSC} 下)	$t_{AR(OFF)SH}$	$T_J = 25\text{ }^{\circ}\text{C}$ 见注释A、G		0.5		s	
输出							
导通电阻	$R_{DS(ON)}$	INN2603 $I_D = 750\text{ mA}$	$T_J = 25\text{ }^{\circ}\text{C}$		3.50	4.10	Ω
			$T_J = 100\text{ }^{\circ}\text{C}$ 见注释A		5.50	6.30	
		INN2604 $I_D = 850\text{ mA}$	$T_J = 25\text{ }^{\circ}\text{C}$		2.30	2.70	
			$T_J = 100\text{ }^{\circ}\text{C}$ 见注释A		3.60	4.20	
		INN2605 $I_D = 1,050\text{ mA}$	$T_J = 25\text{ }^{\circ}\text{C}$		1.70	2.00	
			$T_J = 100\text{ }^{\circ}\text{C}$ 见注释A		2.70	3.10	
关断状态漏极漏电流	I_{DSS1}	$V_{BPP} = 6.2\text{ V}$, $V_{DS} = 560\text{ V}$, $T_J = 125\text{ }^{\circ}\text{C}$ 见注释H			200	μA	
关断状态漏极漏电流	I_{DSS2}	$V_{BPP} = 6.2\text{ V}$, $V_{DS} = 325\text{ V}$, $T_J = 25\text{ }^{\circ}\text{C}$ 见注释A、H		15		μA	
击穿电压	BV_{DSS}	$V_{BPP} = 6.2\text{ V}$ $T_J = 25\text{ }^{\circ}\text{C}$ 见注释I	725			V	
漏极供电电压			50			V	
次级							
反馈引脚电压	V_{FB}	$T_J = 25\text{ }^{\circ}\text{C}$	1.250	1.265	1.280	V	
输出电压引脚自动重启阈值	$V_{OUT(AR)}$			$V_{OUT} - 2\text{ V}$			
空载时的次级旁路引脚电流	I_{SNL}	$T_J = 25\text{ }^{\circ}\text{C}$	225	265	305	μA	
次级旁路引脚电压	V_{BPS}		4.25	4.45	4.65	V	
次级旁路引脚欠压阈值	$V_{BPS(UVLO)}$		3.45	3.8	4.15	V	
次级旁路引脚欠压迟滞	$V_{BPS(HYS)}$		0.10	0.65	1.2	V	
输出 (IS引脚) 电流限流点 电压阈值	IS_{VTH}	$T_J = 25\text{ }^{\circ}\text{C}$		35		mV	
VOUT引脚自动重启计时器	$t_{VOUT(AR)}$		8			ms	
反馈引脚短路	$V_{FB(OFF)}$			0.1		V	

参数	符号	条件 源极 = 0 V $T_{JI} = -40\text{ }^{\circ}\text{C}$ 到 $+125\text{ }^{\circ}\text{C}$ (除非另有说明)		最小值	典型值	最大值	单位
同步整流管¹							
同步整流管引脚阈值	V_{SRTH}	$T_J = 25\text{ }^{\circ}\text{C}$		-19	-24	-29	mV
同步整流管引脚上拉电流	I_{SRPU}	$T_J = 25\text{ }^{\circ}\text{C}$ $C_{LOAD} = 2\text{ nF}$, $f_s = 100\text{ kHz}$			162		mA
同步整流管引脚下拉电流	I_{SRPD}	$T_J = 25\text{ }^{\circ}\text{C}$ $C_{LOAD} = 2\text{ nF}$, $f_s = 100\text{ kHz}$			280		mA
同步整流管引脚驱动电压	V_{SR}	见注释A		4.2	4.4	4.6	V
上升时间	t_R	$T_J = 25\text{ }^{\circ}\text{C}$ $C_{LOAD} = 2\text{ nF}$ 见注释A	0-100%		71		ns
			10-90%		40		
下降时间	t_F	$T_J = 25\text{ }^{\circ}\text{C}$ $C_{LOAD} = 2\text{ nF}$ 见注释A	0-100%		32		ns
			10-90%		15		
输出上拉电阻	R_{PU}	$T_J = 25\text{ }^{\circ}\text{C}$, $V_{SPS} = 4.4\text{ V}$ $I_{SR} = 10\text{ mA}$, 见注释A			11.5		Ω
输出下拉电阻	R_{PD}	$T_J = 25\text{ }^{\circ}\text{C}$, $V_{SPS} = 4.4\text{ V}$ $I_{SR} = 10\text{ mA}$, 见注释A			3.5		Ω

注释:

- A. 此参数是通过表征法得到的。
- B. I_{SI} 是空载时器件所损耗电流的估算值, 因为在此种情况下工作频率非常低。空载时器件的总电流损耗为 I_{SI} 和 I_{DSS2} 之和(这并不包括次级损耗)。
- C. 由于输出MOSFET处在开关状态, 很难将开关电流和来自漏极的供电电流区分开。但另一个可供选择是在6.2 V时测量初级旁路引脚电流。
- D. 初级旁路引脚不可作为外部电路的供电电流源。
- E. 为确保获得正确的电流限值, 建议使用0.1 μF /1 μF /10 μF 电容。此外, BPP电容值的容差应与实际应用环境温度范围内要求的容差相等或更高。电容值必须介于表征法中规定的最小及最大电容值之间。

额定初级旁路引脚电容值	与额定电容值相关的容差	
	最小	最大
0.1 μF	-60%	+100%
1 μF	-50%	+100%
10 μF	-50%	不适用

- F. 此参数是通过限流点的改变得到的。在电流波形分别为限流点 I_{LIMIT} 规格中 di/dt 的一倍和四倍情况下测量的。
- G. 自动重启启动状态时的导通时间与振荡器拥有同样的温度特性(与频率成反比)。
- H. I_{DSS1} 为80%的 BV_{DSS} 以及最大工作结温时最差关断状态漏电流。 I_{DSS2} 是在最差应用条件下(230 VAC整流后)进行空载损耗计算时的典型漏电流。
- I. 可通过抬高漏极引脚电压, 但不超过最小 BV_{DSS} 的方式检查击穿电压。
- J. 仅供参考。这是电流限流点阈值的总范围, 可修正电流检测焊线中的变化。两者都经过调整, 以设定归一化输出恒流。

典型性能特性

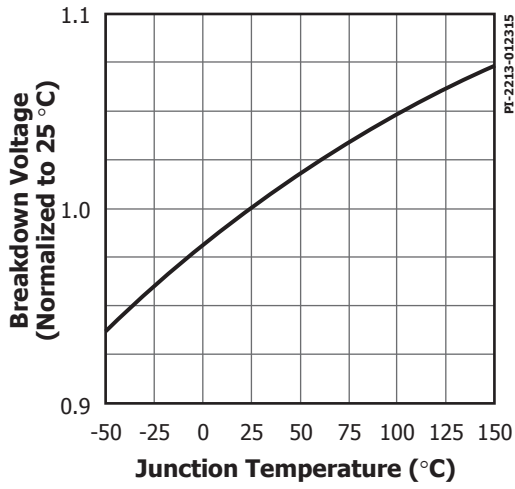


图20. 击穿电压相对于温度的变化

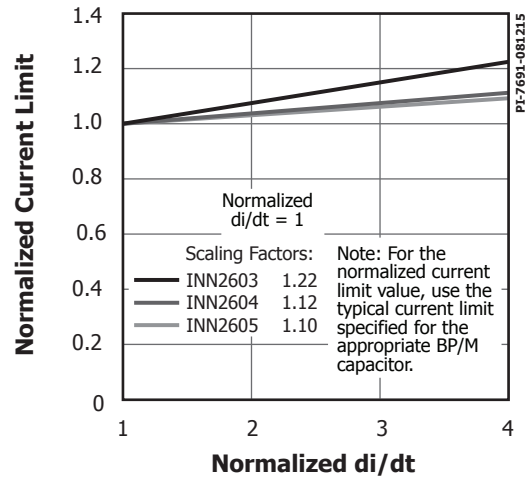


图21. 标准电流限流点相对于di/dt的变化

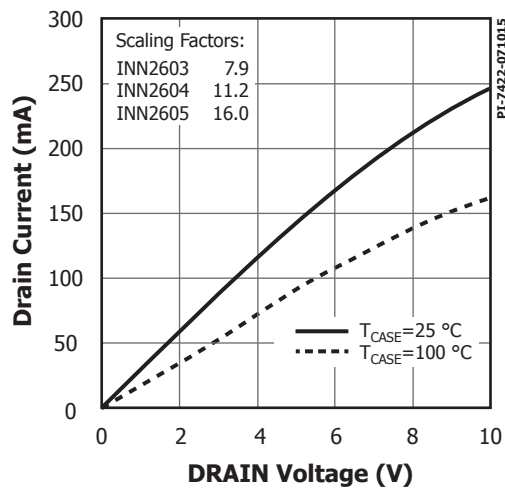


图22. 输出特性

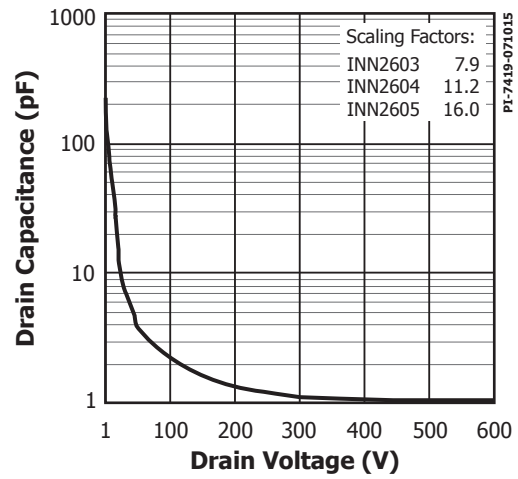


图23. C_{oss}相对于漏极电压的变化

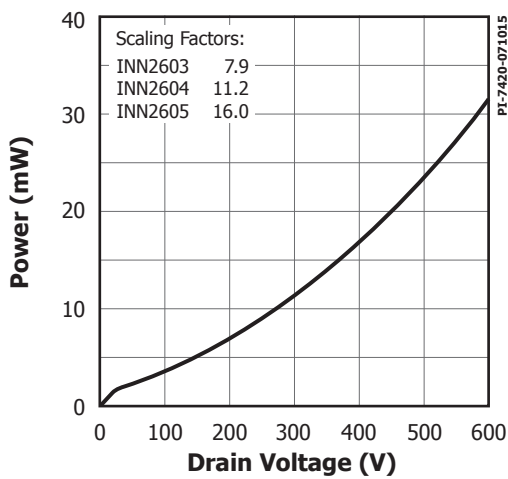


图24. 漏极电容功率

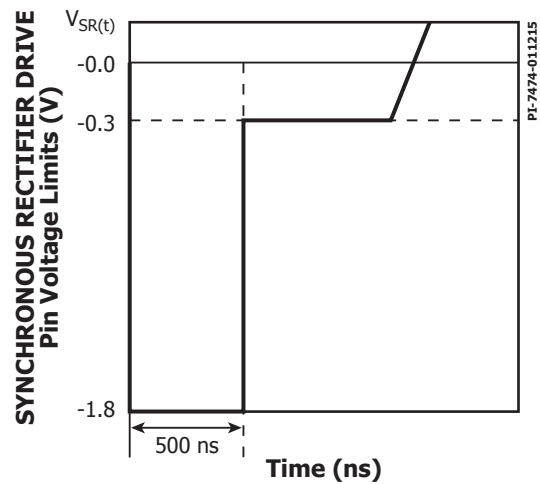
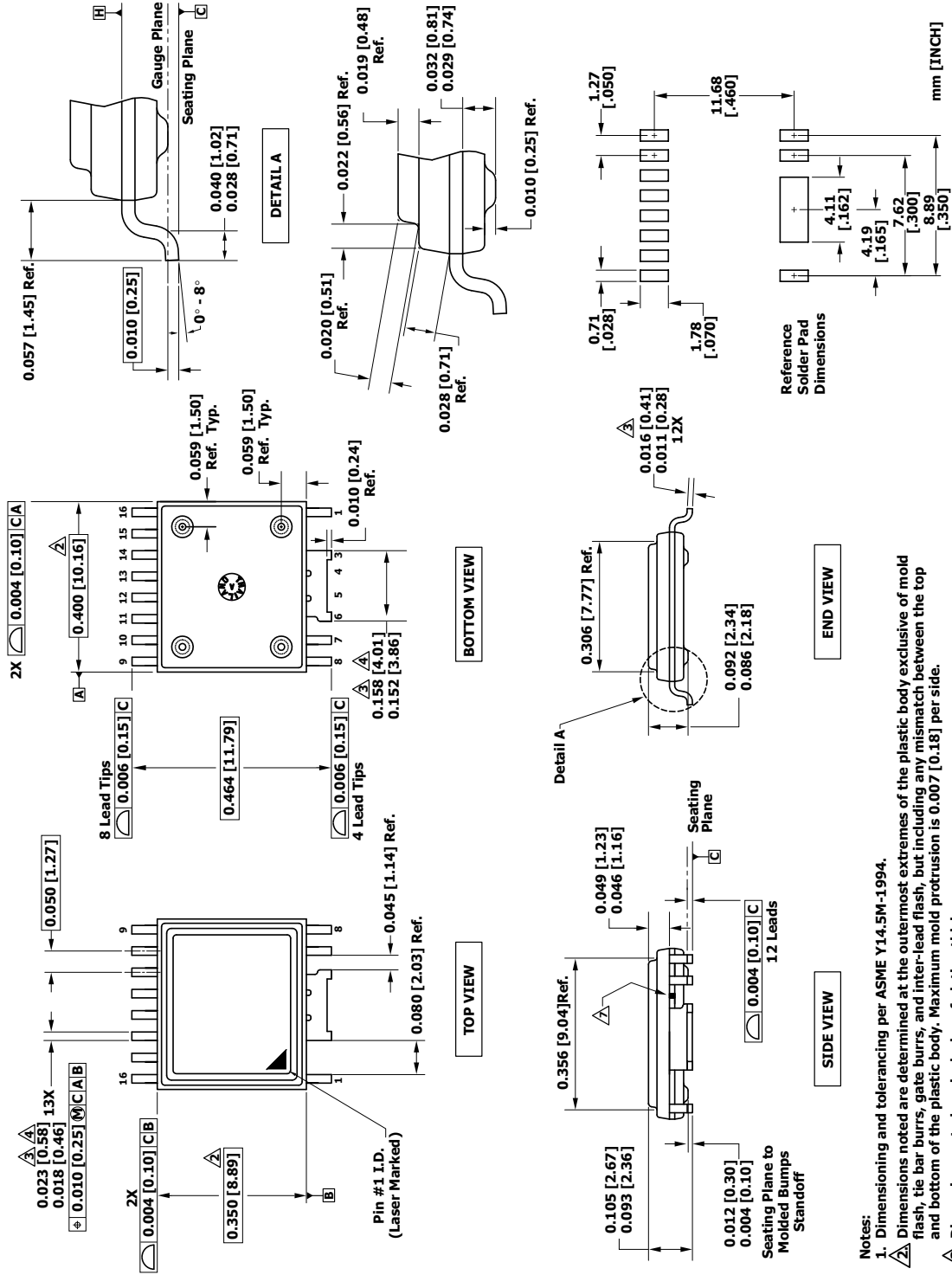


图25. 同步整流管驱动引脚负电压

eSOP-R16B



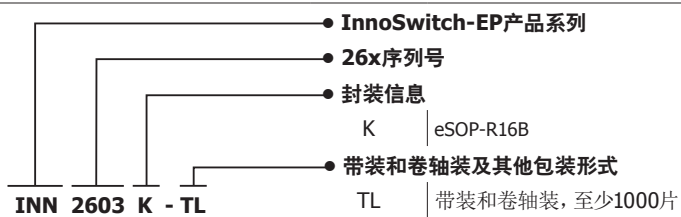
- Notes:
1. Dimensioning and tolerancing per ASME Y14.5M-1994.
 2. Dimensions noted are determined at the outermost extremes of the plastic body exclusive of mold flash, tie bar burrs, gate burrs, and inter-lead flash, but including any mismatch between the top and bottom of the plastic body. Maximum mold protrusion is 0.007 [0.18] per side.
 3. Dimensions noted are inclusive of plating thickness.
 4. Does not include inter-lead flash or protrusions.
 5. Controlling dimensions in inches [mm].
 6. Datums A and B to be determined in Datum H.
 7. Exposed metal at the plastic package body outline/surface between leads 6 and 7, connected internally to wide lead 3/4/5/6.

PI-6995-010615
POB-eSOP-R16B Rev B

MSL表

元件编号	MSL额定值
INN2603	3
INN2604	3
INN2605	3

元件订购信息



修订版本	注释	日期
B	Code A数据手册	08/15

了解最新信息. 请访问我们的网站: www.power.com

Power Integrations reserves the right to make changes to its products at any time to improve reliability or manufacturability. Power Integrations does not assume any liability arising from the use of any device or circuit described herein. POWER INTEGRATIONS MAKES NO WARRANTY HEREIN AND SPECIFICALLY DISCLAIMS ALL WARRANTIES INCLUDING, WITHOUT LIMITATION, THE IMPLIED WARRANTIES OF MERCHANTABILITY, FITNESS FOR A PARTICULAR PURPOSE, AND NON-INFRINGEMENT OF THIRD PARTY RIGHTS.

Patent Information

The products and applications illustrated herein (including transformer construction and circuits external to the products) may be covered by one or more U.S. and foreign patents, or potentially by pending U.S. and foreign patent applications assigned to Power Integrations. A complete list of Power Integrations patents may be found at www.power.com. Power Integrations grants its customers a license under certain patent rights as set forth at <http://www.power.com/ip.htm>.

Life Support Policy

POWER INTEGRATIONS PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT OF POWER INTEGRATIONS. As used herein:

1. A Life support device or system is one which, (i) is intended for surgical implant into the body, or (ii) supports or sustains life, and (iii) whose failure to perform, when properly used in accordance with instructions for use, can be reasonably expected to result in significant injury or death to the user.
2. A critical component is any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.

The PI logo, TOPSwitch, TinySwitch, LinkSwitch, LYTSwitch, InnoSwitch, DPA-Switch, PeakSwitch, CAPZero, SENZero, LinkZero, HiperPFS, HiperTFS, HiperLCS, Qspeed, EcoSmart, Clampless, E-Shield, Filterfuse, FluxLink, StakFET, PI Expert and PI FACTS are trademarks of Power Integrations, Inc. Other trademarks are property of their respective companies. ©2015, Power Integrations, Inc.

Power Integrations全球销售支持网络

全球总部

5245 Hellyer Avenue
San Jose, CA 95138, USA.
Main: +1-408-414-9200
Customer Service:
Phone: +1-408-414-9665
Fax: +1-408-414-9765
e-mail: usasales@power.com

中国 (上海)

Rm 2410, Charity Plaza, No. 88
North Caoxi Road
Shanghai, PRC 200030
Phone: +86-21-6354-6323
Fax: +86-21-6354-6325
e-mail: chinasales@power.com

中国 (深圳)

17/F, Hivac Building, No. 2, Keji Nan
8th Road, Nanshan District,
Shenzhen, China, 518057
Phone: +86-755-8672-8689
Fax: +86-755-8672-8690
e-mail: chinasales@power.com

德国

Lindwurmstrasse 114
80337 Munich
Germany
Phone: +49-895-527-39110
Fax: +49-895-527-39200
e-mail: eurosales@power.com

印度

#1, 14th Main Road
Vasanthanagar
Bangalore-560052 India
Phone: +91-80-4113-8020
Fax: +91-80-4113-8023
e-mail: indiasales@power.com

意大利

Via Milanese 20, 3rd. Fl.
20099 Sesto San Giovanni (MI)
Italy
Phone: +39-024-550-8701
Fax: +39-028-928-6009
e-mail: eurosales@power.com

日本

Kosei Dai-3 Bldg.
2-12-11, Shin-Yokohama,
Kohoku-ku
Yokohama-shi Kanagwan
222-0033 Japan
Phone: +81-45-471-1021
Fax: +81-45-471-3717
e-mail: japansales@power.com

韩国

RM 602, 6FL
Korea City Air Terminal B/D, 159-6
Samsung-Dong, Kangnam-Gu,
Seoul, 135-728, Korea
Phone: +82-2-2016-6610
Fax: +82-2-2016-6630
e-mail: koreasales@power.com

新加坡

51 Newton Road
#19-01/05 Goldhill Plaza
Singapore, 308900
Phone: +65-6358-2160
Fax: +65-6358-2015
e-mail: singaporesales@power.com

台湾

5F, No. 318, Nei Hu Rd., Sec. 1
Nei Hu Dist.
Taipei 11493, Taiwan R.O.C.
Phone: +886-2-2659-4570
Fax: +886-2-2659-4550
e-mail: taiwansales@power.com

英国

Cambridge Semiconductor,
a Power Integrations company
Westbrook Centre, Block 5, 2nd Floor
Milton Road
Cambridge CB4 1YG
Phone: +44 (0) 1223-446483
e-mail: eurosales@power.com