INN21x3-21x5 InnoSwitch-CE 제품군



내장 650V MOSFET, 동기 정류, 높은 출력 전류(>2A)와 피드백을 갖춘 오프라인 CV/CC 플라이백 스위처 IC

제품의 주요 특징

높은 집적도, 작은 공간

- 플라이백 컨트롤러, 650V MOSFET, 2차측 센싱 및 동기 정류 드라이버 통합
- FluxLink™, HIPOT 절연, 피드백 링크
- 트랜스포머 및 보드 부품 변화의 영향을 받지 않은 뛰어난 CV 정확성
- 외부 출력 센싱 저항을 사용하여 조정 가능한 정확한 출력 전류

EcoSmart™- 에너지 효율성

- 트랜스포머 바이어스 권선에 의해 전력 공급될 경우 230VAC에서 10mW 미만의 무부하
- 전 세계의 모든 에너지 효율성 규정 준수

고급 보호 및 안전 기능

- 1차측 센싱 출력 OVP
- 2차측 센싱 출력 오버슈트 클램핑
- 0V 출력 전압에 2차 센싱 출력 OCP
- 히스테리시스(Hysteresis) 써멀 셧다운
- 정확한 브라운인/브라운아웃 및 과전압 보호 기능을 갖춘 입력 전압 모니터

높은 안전성 및 규정 준수

- 6kV DC/초와 같은 수준의 100% 생산 HIPOT 준수 테스트
- 절연 강화
- 절연 전압 >3,500VAC
- UL1577 및 TUV(EN60950) 안전 승인
- EN61000-4-8(100A/m) 및 EN61000-4-9(1000A/m) 준수

친환경 패키지

• 할로겐 프리 및 RoHS 인증

응용 분야

- 모바일 디바이스용 고전류 충전기 및 어댑터
- 가전제품 셋톱박스, 네트워킹, 게임, LED

설명

InnoSwitch™-CE IC 제품군은 저전압 고전류 파워 서플라이, 특히 소형케이스 내에 들어 있거나 높은 효율이 필요한 파워 서플라이의 개발 및제조를 크게 간소화합니다. InnoSwitch-CE는 1차 및 2차 컨트롤러, 그리고 센싱 부품 및 안전성이 검증된 피드백 메커니즘을 단일 IC로 구현하는 혁신적인 아키텍처입니다.

근접 부품과의 가까운 거리와 내장된 커뮤니케이션 링크의 혁신적인 사용으로 2차측 동기 정류 MOSFET 및 1차측 MOSFET 스위칭의 최적화를 정확하게 제어할 수 있습니다. 이를 통해 시스템 안정성이 향상되고, 풀부하에서 저전력 스탠바이 모드에 이르는 전체 전력 범위에서 효율이 극대화됩니다.

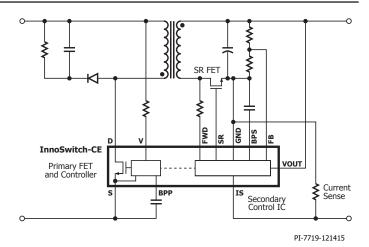


그림 1. 일반 애플리케이션/성능



그림 2. 긴 연면거리, 안전 규정 준수 eSOP-R16B 패키지

출력 전력표		
	85-26	55VAC
제품 *	어댑터¹	피크 또는 오픈 프레임 ^{1,2}
TNINI24216 ³	12///	1 5) 4 /

	이랍니	피그 모든 모든 르네
INN21x3K ³	12W	15W
INN21x4K ³	15W	20W
INN21x5K ³	20W	25W

표 1. 출력 전력표

참고:

- 일반적 밀폐구조(non-ventilated enclosed) 어댑터에서의 최소 연속 파워(주변 온도 40°C에서 측정). 최대 출력 전력은 설계에 따라 다름. 패키지 온도는 125°C 보다 낮거나 같은 상태이어야 함.
- 2. 최소 피크 전력 성능
- 3. x = 0(케이블 보상 없음), x = 2(케이블 보상 300mV)
- 4. 패키지: K: eSOP-R16B

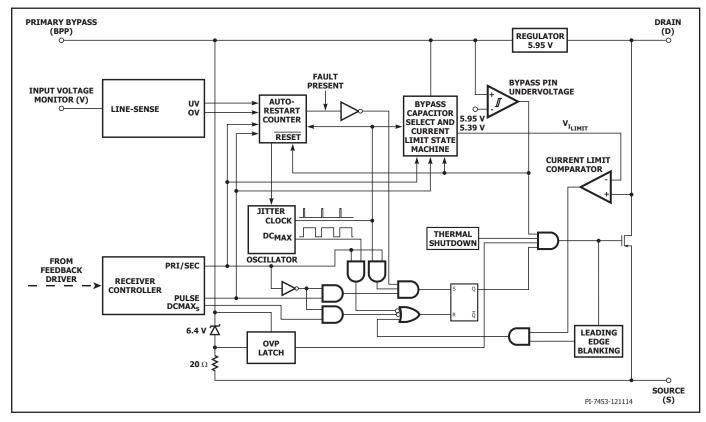


그림 3. 1차측 컨트롤러 블록 다이어그램

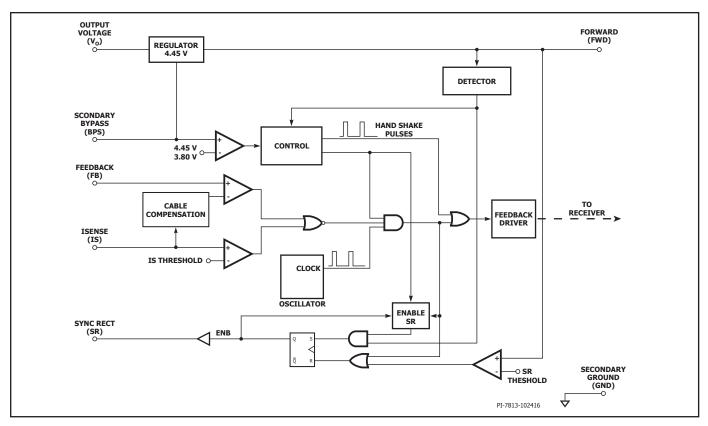


그림 4. 2차측 컨트롤러 블록 다이어그램

핀 기능 설명

DRAIN(D) 핀(핀 1)

이 핀은 파워 MOSFET 드레인 연결 핀입니다.

SOURCE(S) 핀(핀 3-6)

이 핀은 파워 MOSFET 소스 연결 핀입니다. 또한 PRIMARY BYPASS 핀의 그라운드 기준핀입니다.

PRIMARY BYPASS(BPP) 핀(핀 7)

1차측 컨트롤러 IC 전원 공급용 외부 바이패스 커패시터의 연결 지점 입니다.

INPUT VOLTAGE MONITOR(V) 핀(핀 8)

 $8M\Omega$ 저항은 저전압 및 과전압 보호를 제공하기 위해 핀과 입력 벌크 커패시터 간에 연결되어 있습니다.

FORWARD(FWD) 핀(핀 10)

센싱 및 기타 기능을 위한 트랜스포머 출력 권선의 스위칭 노드와의 연 결 지점입니다.

OUTPUT VOLTAGE(VOUT) 핀(핀 11)

이 핀은 2차측 IC에 바이어스를 공급하기 위해 파워 서플라이의 출력 전압에 직접 연결됩니다.

SYNCHRONOUS RECTIFIER DRIVE(SR) 핀(핀 12)

외부 SR FET 게이트 단자에 대한 연결입니다.

SECONDARY BYPASS(BPS) 핀(핀 13)

2차측 컨트롤러 서플라이용 외부 바이패스 커패시터의 연결 지점입니다.

FEEDBACK(FB) 핀(핀 14)

이 핀은 외부 저항 분배기에 연결되어 파워 서플라이 CV 전압 레귤레이션 기준점(Threshold)을 설정합니다.

SECONDARY GROUND(GND)(핀 15)

2차측 IC에 대한 그라운드 연결입니다.

ISENSE(IS) 핀(핀 16)

파워 서플라이 출력 단자에 대한 연결입니다. 외부 전류 센싱 저항은 이 핀과 SECONDARY GROUND 핀 사이에서 연결됩니다.

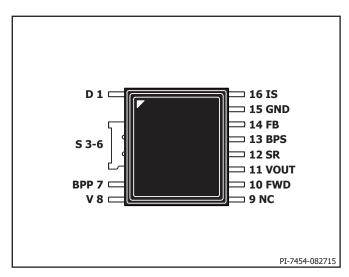


그림 5. 핀 구성

2차측 전류 센싱이 필요하지 않은 경우 ISENSE 핀을 SECONDARY GROUND 핀에 연결해야 합니다.

InnoSwitch-CE 기능 설명

InnoSwitch-CE는 고전압 파워 MOSFET 스위치를 1차측 및 2차측 컨트 롤러와 함께 하나의 디바이스에서 통합합니다. 안정성 및 낮은 비용을 제공하기 위해 패키지 리드 프레임 및 본드 와이어가 사용된 새로운 전 도성 커플링 구성을 이용한 피드백 구성은 1차측 IC에 정보를 전달하기 위해 2차측에서 출력 전압 및 출력 전류의 정확한 직접 센싱을 제공합 니다. 기존의 PWM(펄스 폭 변조) 컨트롤러와 달리 간단한 ON/OFF 컨 트롤을 사용하여 출력 전압 및 전류를 조정합니다. 1차측 컨트롤러는 오실레이터, 2차측 컨트롤러에 자기적으로 커플링된 수신기 회로, Current Limit state machine, PRIMARY BYPASS 핀의 5.95V 레귤레이터, 과전압 회로, Current Limit 선택 회로, 과열 보호, 리딩 엣지 블랭킹 및 650V 파워 MOSFET으로 구성됩니다. InnoSwitch-CE 2차측 컨트롤러는 1차측 수신기에 자기적으로 커플링된 송신기 회로, 정전압(CV) 및 정전 류(CC) 제어 회로, SECONDARY BYPASS 핀의 4.4V 레귤레이터, 동기 정 류 MOSFET 드라이버, 주파수 지터 오실레이터 및 각종 보호 기능으로 구성됩니다. 그림 3 및 4는 가장 중요한 기능을 갖춘 1차 및 2차측 컨트 롤러의 기능 블록 다이어그램을 보여 줍니다.

PRIMARY BYPASS 핀 레귤레이터

PRIMARY BYPASS 핀에는 파워 MOSFET이 OFF 상태일 때마다 DRAIN 핀의 전압에서 전류를 끌어와 PRIMARY BYPASS 핀 커패시터를 $V_{\rm BPP}$ 로 충전하는 내부 레귤레이터가 있습니다. PRIMARY BYPASS 핀은 내부 공급 전압 노드입니다. 파워 MOSFET이 ON 상태일 때 디바이스는 PRIMARY BYPASS 핀 커패시터에 저장된 에너지로 작동합니다. 내부 회로의 소비 전력이 매우 적기 때문에 InnoSwitch-CE는 DRAIN 핀에서 끌어온 전류로 연속적으로 작동할 수 있습니다.

또한 외부 저항을 통해 PRIMARY BYPASS 핀에 전류가 공급되는 경우 PRIMARY BYPASS 핀 전압을 V_{SHUNT} 까지 클램핑하는 션트 레귤레이터가 있습니다. 따라서 바이어스 권선을 통해 외부에서 InnoSwitch-CE에 전력을 쉽게 공급할 수 있어 무부하 소비 전력을 10mW(5V) 출력 설계) 미만으로 낮출 수 있습니다.

PRIMARY BYPASS 핀 커패시터 선택

PRIMARY BYPASS 핀은 디바이스의 내부 파워 서플라이를 디커플링하기 위해 0.1μ F만큼 작은 세라믹 커패시터를 사용할 수 있습니다. 보다큰 커패시터를 사용하면 Current Limit을 조정할 수 있습니다. PRIMARY BYPASS 핀의 1μ F 커패시터는 높은 Current Limit을 선택하는데, 이는한 단계 더 큰 디바이스의 Standard Current Limit과 동일합니다. 그리고, 10μ F 커패시터의 낮은 Current Limit은한 단계 더 작은 디바이스의 Standard Current Limit과 동일합니다.

PRIMARY BYPASS 핀 저전압 기준점(Threshold)

PRIMARY BYPASS 핀 저전압 회로는 정상 상태 작동 시 PRIMARY BYPASS 핀 전압이 $V_{\text{BPP}(H)}$ 아래로 떨어지는 경우 파워 MOSFET을 비 활성화시킵니다. PRIMARY BYPASS 핀 전압이 이 기준점(Threshold) 아래로 떨어지고 나면, 파워 MOSFET을 활성화시키기(턴 온) 위해 다시 V_{BBD} 까지 상승시켜야 합니다.

PRIMARY BYPASS 핀 출력 과전압 래칭 기능

PRIMARY BYPASS 핀에는 OV 보호 래칭 기능이 있습니다. PRIMARY BYPASS 핀 커패시터와 직렬로 연결된 저항에 병렬로 연결되어 있는 제너 다이오드는 일반적으로 1차측 바이어스 권선에 대한 과전압을 감지하여 이러한 보호 메커니즘을 활성화하는 데 사용됩니다. PRIMARY BYPASS 핀으로 흘러 들어 가는 전류가 과도한 경우(I_{SD}) 디바이스에서는 파워 MOSFET 스위칭을 멈춥니다. 래칭 상태는 1차측 바이패스를 리셋 기준 전압(Threshold)($V_{BPP(RESET)}$) 아래로 떨어뜨려 리셋됩니다.

과열 보호

써멀 셧다운 회로는 1차측 칩 온도를 감지합니다. 기준점(Threshold)은 일반적으로 142℃로 설정되며 75℃ 히스테리시스(Hysteresis)를 갖습니다. 칩 온도가 이 기준점(Threshold) 이상으로 상승하면 파워 MOSFET은 비활성화되고, 칩 온도가 75℃로 떨어질 때까지 비활성화 상태를 유지하다가 이 지점에서 파워 MOSFET이 다시 활성화됩니다. 히스테리시스(Hysteresis)가 75℃로 크기 때문에 고장 상태가 지속되어도 PCB의 과열을 방지합니다.

Current Limit 작동

Current Limit 회로는 파워 MOSFET의 전류를 감지합니다. 이 전류가 내부 기준점(Threshold)(I_{LIMIT})을 초과하면 파워 MOSFET은 남은 스위치 사이클 동안 OFF 상태가 됩니다. Current Limit state machine은 중부하 및 경부하에서 각 부하시 필요한 에너지량 만큼 Current Limit을 낮춥니다.

리딩 엣지 블랭킹 회로는 MOSFET이 턴온된 후에 잠시 동안(t_{LED}) Current Limit 비교기가 동작되지 않도록 합니다. 이 리딩 엣지 블랭킹 시간이 설정되어 있기 때문에 커패시턴스와 2차측 정류기의 역 리커버리 시간으로 발생된 전류 스파이크로 인한 스위칭 펄스의 이른 종료가발생되지 않습니다. 1차측 파워 MOSFET의 드레인 전류가 디바이스의 Current Limit에 도달하면 각 스위칭 사이클이 종료됩니다.

오토-리스타트

출력 과부하, 출력 쇼트, 또는 외부 부품/핀 고장 등의 문제가 발생하는 경우 InnoSwitch-CE는 오토-리스타트(AR) 동작으로 진입합니다. 오토-리스타트 작동 시 파워 MOSFET 스위칭은 $t_{AR(OFF)}$ 동안 비활성화됩니다. 다음과 같은 두 가지 방법으로 오토-리스타트 동작으로 진입할 수 있습니다.

- 1. tap을 초과하는 기간 동안 2차측에서 지속적으로 스위칭 요청
- 2. t_{AR(SK)}을 초과하는 기간 동안 2차측에서 스위칭 사이클 요청 없음

첫 번째 상태는 2차측 컨트롤러에서 $t_{\rm AR}$ 을 초과하는 기간 동안 스킵되는 사이클 없이 지속적으로 사이클 요청을 하는 경우에 해당합니다. 두 번째 방법은 통신이 끊긴 경우 1차측에서 다시 리스타트를 시도하는 것을 보장하기 위해 포함되었습니다. 이 상태는 정상적으로 작동하는 경우에 절대 있어서는 안되지만, 2차측 컨트롤러를 빙해하는 노이즈로 인해 통신이 끊긴 경우와 같은 시스템 ESD 상태일 경우에 유용합니다. 이문제는 한 번의 오토-리스타트 OFF Time 후 1차측 리스타트 시해결됩니다.

문제가 해결될 때까지 오토-리스타트를 통해 파워 MOSFET의 스위칭을 번갈아 가동하고 멈춥니다. 오토-리스타트 카운터는 오토-리스타트 OFF 타이머가 더 길게 나타날 수 있는 SOA 모드에서 스위치 오실레이 터에 의해 작동하게 됩니다.

오토-리스타트는 PRIMARY BYPASS 핀이 저전압 기준 전압(Threshold) 인 $V_{\mbox{\scriptsize BPP}} - V_{\mbox{\tiny BPP(HYS)}}$ 아래로 떨어지면 리셋됩니다.

SOA(안전 작동 영역) 보호

1차측 파워 MOSFET 스위치 전류가 블랭킹($t_{\rm LEB}$) 타임과 Current Limit($t_{\rm ILD}$) 지연 시간을 더한 시간 내에 Current Limit($t_{\rm LIM}$)에 2번 연속해서 도달하는 경우 컨트롤러는 대략 2.5사이클 또는 \sim 25 μ sec 동안 스위칭을 스킵합니다. 이는 큰 용량성 부하로 스타트업 시간을 늘리지 않고 트랜스포 머를 리셋하기에 충분한 시간입니다. 디바이스가 SOA 모드에서 작동하면 오토-리스타트 시간이 길어집니다.

1차측-2차측 Handshake 프로토콜

스타트업 시, 1차측에서는 처음에 피드백 정보 없이 스위칭합니다. (이는 표준 TOPSwitch™, TinySwitch™ 또는 LinkSwitch™ 컨트롤러 작 동과 매우 유사합니다.) 오토-리스타트 온-타임 중 수신되는 피드백 신 호가 없는 경우 1차측은 오토-리스타트에 진입하고 이를 반복합니다. 그러나 정상적인 상태에서 2차측 칩은 FORWARD 핀을 통해 또는 VOUT에서 직접 구동된 후 제어합니다. 그 이후부터는 2차측이 필요에 따라 스위칭 사이클 요구를 제어합니다.

아래 그림 6은 Handshake 순서도를 보여 줍니다.

2차측에서 제어하는 경우, 정상 작동 중에 1차측에서 스위칭을 멈추거나 2차측의 사이클 요청에 응답하지 않는 경우 1차측이 다시 스위칭을 시작하면 2차측이 즉시 제어를 할 수 있도록 Handshake 프로토콜이 재가동됩니다. 추가적인 Handshake를 위한 이 프로토콜은 2차측에서 1차측이 요청한 것보다 더 많은 사이클을 제공하고 있음을 감지한 경우에도 적용됩니다.

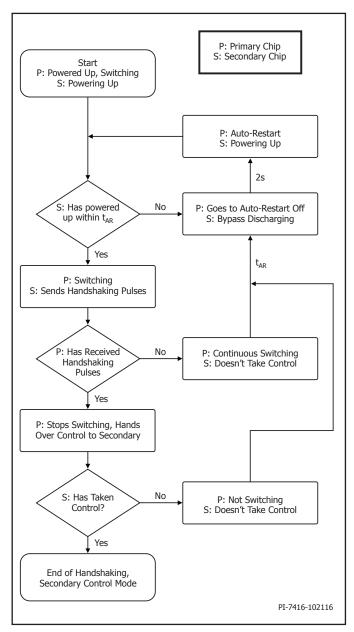


그림 6. 1차측 - 2차측 Handshake 순서도

추가 Handshake가 필요한 가장 큰 경우는 1차측에서 순간적인 라인 강하 또는 브라운 아웃으로 인해 스위칭을 멈추는 경우입니다. 1차측이 작동을 다시 시작하면 기본적으로 스타트업 상태가 되고 2차측에서의 Handshake 펄스 감지를 시도합니다.

2차측이 1차측에서 14회 연속 사이클 동안 요청에 응답하는 것을 감지하지 못한 경우 또는 2차측에서 1차측이 사이클 요청 없이 스위칭하는 것을 감지한 경우 2차측 컨트롤러는 2차측 Handshake 시퀀스를 시작합니다.

또한 이러한 보호 모드는 1차측이 스위칭하는 동안 SR MOSFET의 암쇼트에 대한 추가 보호를 제공합니다. 또한 이 보호 모드에서는 2차측이 계속해서 제어 상태에 있고 저부하/중간 부하 상태인 경우 1차측 리셋시 출력 과전압을 방지합니다.

입력 전압 모니터

VOLTAGE MONITOR 핀은 입력 저전압 및 과전압 센싱과 보호 기능에 사용됩니다.

이 기능을 사용하기 위해 $8M\Omega$ 저항이 VOLTAGE MONITOR 핀과 브리지 뒷단 고전압 벌크 DC 커패시터 사이 또는 브리지 기준 AC측으로부터 다이오드, 작은 고전압 커패시터, 블리드 저항(빠른 AC 리셋용)이 연결된 회로와 연결되어야 합니다. 이 기능을 사용하지 않으려면 VOLTAGE MONITOR 핀을 PRIMARY BYPASS 핀에 연결해야 합니다.

스타트 업을 진행하기 위해 BPP가 충전되고 I_{LIM} 이 설정된 후 구동 시, 스위칭하기 전에 VOLTAGE MONITOR 핀 전류의 상태를 확인하여 해당 전류가 브라운인 $(I_{\text{UV+}})$ 이상인지 그리고 과전압 셧다운 기준점 (Threshold) $(I_{\text{OV+}})$ 미만인지 검사합니다.

정상 작동 중 VOLTAGE MONITOR 핀 전류가 브라운아웃 $(I_{Uv.})$ 기준점 (Threshold) 미만이고 브라운인 (I_{Uv+}) 미만으로 $t_{Uv.}$ 보다 길게 유지되면 컨트롤러가 오토-리스타트 오프 타임(~200ms)이 짧은 오토-리스타트 상태로 전환됩니다. VOLTAGE MONITOR 핀 전류가 150ms를 초과하는 시간 동안 브라운인 기준점(Threshold) (I_{Uv+}) 을 초과한 경우에만 스위칭이 다시 시작됩니다.

정상 작동 중 VOLTAGE MONITOR 핀 전류가 t_{ov} 보다 긴 시간 동안 과전 압 기준점(Threshold)(I_{ov+})을 초과하는 경우 컨트롤러가 오토-리스타트 오프 타임이 짧은(\sim 200ms) 오토-리스타트 상태로 전환됩니다. VOLTAGE MONITOR 핀 전류가 150ms를 초과하는 시간 동안 (I_{ov-}) 미만으로 떨어진 경우에만 스위칭이 다시 시작됩니다.

2차측 컨트롤러

디바이스가 짧은 오토-리스타트 오프 타임으로 전환되면 PRIMARY BYPASS 핀이 내부 블리드를 활성화하여 입력 벌크 커패시터를 방전시킵니다. 피드백 드라이브 블록은 스위칭 펄스 요청을 1차측 IC에 전송하는 FluxLink 통신 루프에 대한 드라이브입니다.

그림 4의 블록 다이어그램에서 보여 주는 것처럼 2차측 컨트롤러는 VOUT 또는 FORWARD 핀을 SECONDARY BYPASS 핀에 연결하여 4.45V 레귤레이터 블록을 통해 전력을 공급 받습니다. SECONDARY BYPASS 핀은 외부 디커플링 커패시터에 연결되어 레귤레이터 블록으로부터 내 부적으로 전원을 공급 받습니다.

또한 FORWARD 핀은 Handshaking 및 타이밍에 사용되는 네거티브 엣지 감지 블록에 연결되어 SYNCHRONOUS RECTIFIER DRIVE 핀에 연결된 동기 정류기 MOSFET(SR FET)을 켭니다. 뿐만 아니라 FORWARD 핀은 FET ON 저항 간 전압이 $V_{\rm SR(TH)}$ 아래로 떨어졌을 때 불연속 모드 동작시 SR FET가 꺼진 경우를 감지하는 데에도 사용됩니다. 연속 모드 작동시 다음 스위칭 사이클을 요청하기 위해 펄스 요청이 전송되는 경우 SR FET가 꺼져 연속 모드 작동 중 FET 턴오프가 겹치지 않도록 하면서 최적의 동기화를 제공합니다.

VOUT 핀과 SECONDARY GROUND 핀 간 외부 저항 분배기 네트워크의 중간 지점은 FEEDBACK 핀에 연결되어 출력 전압을 레귤레이션합니다. 내부 전압 비교기의 레퍼런스 전압은 $V_{\rm per}(1.265V)$ 입니다.

IS와 SECONDARY GROUND 핀 사이에 연결된 외부 전류 센싱 저항은 정전류 모드에서 출력 전류를 레귤레이션하는 데 사용됩니다. 내부 전류 센싱 비교기 기준점(Threshold)인 IS_{VTH} 는 파워 서플라이 출력 전류가 레귤레이션되는 값을 결정하는 데 사용됩니다.

2차측 컨트롤러 오실레이터

일반적인 오실레이터 주파수는 내부에서 평균 100kHz의 주파수로 설 정됩니다.

오실레이터는 일반적으로 피크와 피크간에 6 kHz인 소량의 주파수 지터를 발생하는 회로를 포함하여 EMI 노이즈를 최소화합니다. 주파수 지터의 변동율은 1kHz로 설정되어 있어 평균 EMI 노이즈와 쿼지 피크EMI 감소에 최적화되어 있습니다.

출력 과전압 보호

FEEDBACK 핀의 센싱 전압이 레귤레이션 기준점(Threshold)보다 2% 높은 경우 ~10mA의 블리드 전류가 VOUT 핀에 적용됩니다. FEEDBACK 핀 전압이 내부 FEEDBACK 핀 레퍼런스 전압의 ~20%를 초과하여 증가하면 이러한 블리드 전류가 ~140mA까지 높아집니다. VOUT 핀의 전류 싱크는 순간적 오버슈트 상태에 대한 출력 전압을 방전하는 용도로 사용됩니다. 2차측에서는 이러한 작동 모드 중 1차측에 대한 제어를 포기하지 않습니다.

FEEDBACK 핀 단락 감지

스타트업 시 FEEDBACK 핀 전압이 $V_{FB(OFF)}$ 기준점(Threshold)보다 떨어지는 경우 2차측에서는 1차측/2차측 Handshake를 완료하고 펄스 요청을 중지하여 오토-리스타트를 시작합니다. 2차측에서는 $t_{AR(SK)}$ 동안 사이클을 중지하여 $t_{AR(OFF)SH}$ 의 1차측 오토-리스타트를 시작합니다. 이러한상태에서 표면상의 총 AR 오프 타임은 $t_{AR(SK)}+t_{AR(OFF)SH}$ 입니다. 정상 작동 중 FEEDBACK 핀 전압이 $V_{FB(OFF)}$ 기준점(Threshold) 아래로 떨어지는경우 2차측에서는 1차측으로부터의 펄스 요청을 중단하고 오토-리스타트 사이클을 시작합니다. $V_{FB(OFF)}$ 에 대한 디글리치 필터는 10μ sec 미만입니다.

CDC(케이블 전압 강하 보정)

케이블 전압 강하 보정 정도는 그림 7에 표시된 것처럼 정전류 레귤레이션 기준점(Threshold)에 대한 부하의 상관관계입니다.

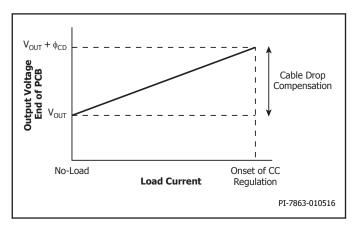


그림 7. 케이블 전압강하 보정 특징

출력 케이블 전압 강하 보정을 활성화하려면 더 낮은 FEEDBACK 핀 저항을 SECONDARY GROUND 핀(ISENSE 핀이 아님)에 연결해야 합니다.

OUTPUT VOLTAGE 핀 오토-리스타트 기준점(Threshold)

VOUT핀에는 $\mathbf{t}_{\text{OUT(AR)}}$ 를 초과하는 기간 동안 출력 전압이 $\mathbf{V}_{\text{OUT(AR)}}$ 기준점 (Threshold) 아래로 떨어졌을 때, 이를 감지하는 비교기가 포함되어 있습니다. $\mathbf{t}_{\text{VOUT(AR)}}$ 지속 기간보다 더 오랜 기간동안 FEEDBACK 핀이 $\mathbf{V}_{\text{OUT(AR)}}$ 아래로 떨어진 것을 감지하면 2차측 컨트롤러는 제어를 포기합니다. 이러한 기준점(Threshold)은 정전류(CC) 작업 범위를 제한합니다.

출력 정전류 레귤레이션

InnoSwitch-CE는 ISENSE 핀과 SECONDARY GROUND 핀 사이에서 저항을 통해 출력 전류를 레귤레이트합니다. 정전류 레귤레이션이 필요하지 않은 경우 이 핀을 GROUND 핀에 연결해야 합니다.

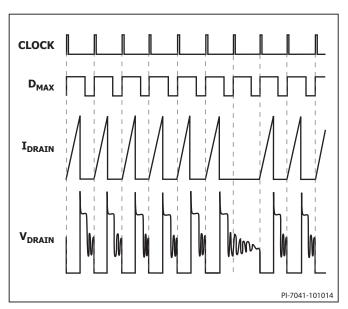


그림 8. 최대 부하에서의 동작

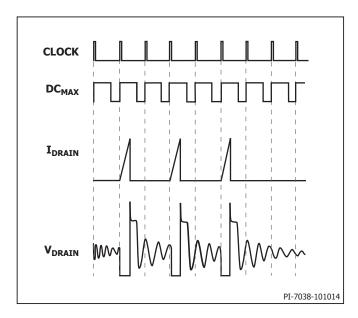


그림 10. 중 부하에서의 동작

SR 보호 비활성화

사이클을 기준으로 SR은 2차측 컨트롤러가 사이클을 요청하고 네거티브 엣지가 FORWARD 핀에서 감지된 경우에만 사용됩니다. ISENSE 핀의 전압이 IS_{VTH} 기준점(Threshold)의 약 3배를 초과하면 서지 전류가 정상 수준으로 줄어들 때까지 SR MOSFET 드라이브가 비활성화됩니다.

InnoSwitch-CE 동작

InnoSwitch-CE 디바이스는 Current limit 모드에서 작동합니다. 디바이스를 활성화하면 각 사이클 초기에 오실레이터가 파워 MOSFET을 켭니다. 전류가 Current limit까지 상승하거나 DC_{MAX} 한계점에 도달하면 MOSFET이 꺼지게 됩니다. InnoSwitch-CE 설계의 최대 Current limit 레

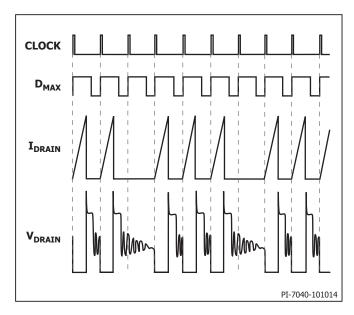


그림 9. 약간 높은 부하에서의 동작

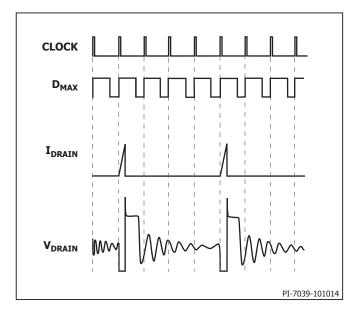


그림 11. 부하가 매우 작은 경우의 동작

벨과 주파수가 일정하다고 하면, 부하에 전달되는 전력은 트랜스포머의 1차측 인덕턴스와 1차측 피크 전류의 제곱에 비례합니다. 따라서 서플라이를 설계할 때에는 필요한 최대 출력을 뽑기 위해 트랜스포머의 1차측 인덕턴스를 계산해야 합니다. 전력 레벨에 맞게 적절한 InnoSwitch-CE를 선정하게 되면 DC_{MAX} 한계점에 도달하기 전에 계산된 인덕턴스의 전류가 Current limit까지 상승합니다.

InnoSwitch-CE는 전압 저항 분배기를 사용해 FEEDBACK 핀의 출력 전압을 감지하여 다음 스위칭 사이클로 진행할 지 여부를 결정합니다. 사이클 시퀀스는 Current limit을 결정하는 데 사용됩니다. 사이클이 시작되면 항상 사이클을 완료합니다. 그 결과 출력 커패시터 및 스위치 사이클당 에너지 양에 따라 파워 서플라이 내의 출력 전압 리플이 결정됩니다.

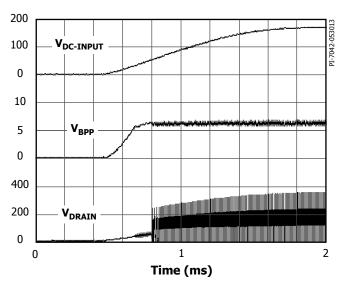


그림 12. 파워 업

Current Limit State Machine을 사용한 ON/OFF 동작

InnoSwitch-CE의 내부 클럭은 항상 실행됩니다. 각 클럭 사이클의 초반에, FEEDBACK 핀의 전압 비교기는 스위칭 사이클을 실행할지 여부를 결정하고, 여러 사이클에 대한 샘플링 결과를 기반으로 적절한 Current limit를 결정합니다. 부하가 큰 경우에서는 State machine이 Current limit를 최대 값으로 설정하고 부하가 작아지면 낮은 값으로 설정합니다.

최대 부하에 근접한 상태에서는 거의 모든 클럭 사이클에서 InnoSwitch-CE가 작동합니다(그림 8). 부하가 조금 작아지게 되면 파워 서플라이 출력 전압 레귤레이션을 유지하기 위해 추가적으로 사이클을 건너뜁니다(그림 9). 중간 부하에서는 사이클을 건너 뛰고 Current limit도 낮아집니다(그림 10). 매우 작은 부하에서는 Current limit이 훨씬 낮아집니다(그림 11). 파워 서플라이가 소비하는 전력만 충족할 수 있는 만큼의적은 양의 사이클만 발생시킵니다.

ON/OFF 컨트롤의 응답시간은 PWM 컨트롤에 비해 매우 빠릅니다. 따라서 정확한 레귤레이션과 뛰어난 과도 응답 성능을 제공합니다.

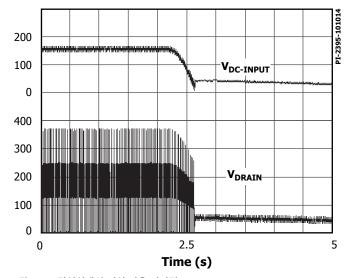


그림 13. 정상상태의 파워 다운 타이밍

애플리케이션 예제

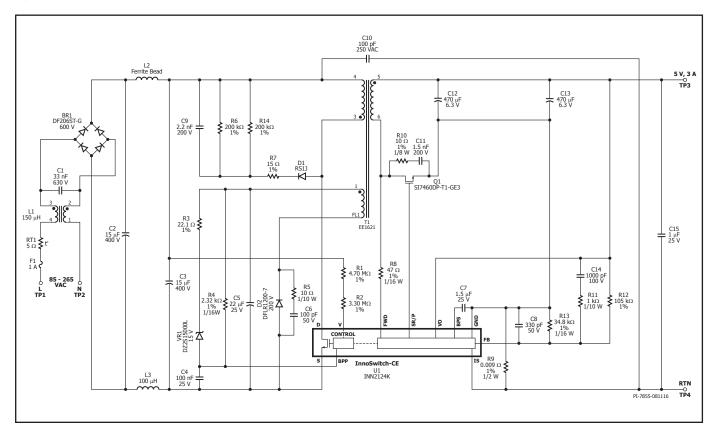


그림 14. 5V, 3A 충전기/어댑터

그림 14에 표시된 회로는 INN2124K를 사용하는 저렴한 5V/3A 파워 서 플라이입니다. 이 단일 출력 설계는 DOE 레벨 6 및 EC CoC 5를 만족하고, InnoSwitch-CE를 사용하여 50개 이상이던 부품 수가 41개로 줄었습니다.

브리지 정류기 BR1은 AC 입력 전압 공급을 정류합니다. 커패시터 C2와 C3는 정류된 AC 입력의 필터링을 제공하고 인덕터 L3과 함께 파이 필터를 구성하여 디퍼렌셜 모드 EMI를 줄입니다. 출력 커먼 모드 초크와함께 파워 서플라이 출력에 연결된 커패시터 C15는 커먼 모드 EMI를 줄입니다.

써미스터 RT1은 파워 서플라이가 입력 AC 서플라이에 연결된 경우 돌입 전류를 제한합니다.

입력 퓨즈 F1은 파워 서플라이의 임의 부품에서 발생한 돌발 고장으로 인한 입력 과전류로부터 보호 기능을 갖췄습니다. 트랜스포머 1차측의 한 쪽은 정류된 DC 버스에 연결되어 있고, 다른 쪽은 InnoSwitch-CE IC(U1) 내에 있는 MOSFET의 드레인 단자에 연결되어 있습니다.

다이오드 D1, 저항 R6, R7 및 R13과 커패시터 C9로 구성된 저가형 RCD 클램프는 U1 내에서 MOSFET이 꺼지는 순간 U1의 피크 드레인 전 압을 제한합니다. 이 클램프는 트랜스포머 T1의 누설 리액턴스에 저장된 에너지를 소멸시킵니다.

InnoSwitch-CE IC는 AC가 처음 인가될 때 내부 고전압 전류 소스를 사용하여 BPP 핀 커패시터(C4)를 충전함으로써 자체적으로 기동됩니다. 정상 작동 중 1차측 블록은 트랜스포머 T1의 보조 권선에서 전력을 공급 받습니다. 보조(또는 바이어스) 권선의 출력은 다이오드 D2를 사용

하여 정류되고 커패시터 C5를 사용하여 필터링됩니다. 저항 R4는 InnoSwitch-CE IC(U1)의 BPP 핀에 공급되는 전류를 제한합니다.

ON/OFF 컨트롤을 사용하여 출력 레귤레이션이 이루어지고 활성화된 스위칭 사이클의 수는 출력 부하에 따라 조정됩니다. 대부분의 스위칭 사이클은 고부하시에 활성화되고, 경부하나 무부하시에는 비활성화되 거나 스킵됩니다. 사이클이 활성화되면 MOSFET은 1차측 전류가 특정 작동 상태에 대한 디바이스 Current limit까지 상승합니다. 1차측 전류 스위칭 패턴의 주파수 컨텐츠는 트랜스포머 자속 밀도 즉, 가청 노이즈의 발생이 매우 낮은 레벨에 있는 경부하에 이르기까지 가청 범위 밖에 남아 있도록 4가지 동작(Current limit)이 있습니다.

InnoSwitch-CE IC의 2차측에서는 동기 정류를 제공하는 MOSFET에 출력 전압, 출력 전류 센싱 및 드라이브를 제공합니다. 트랜스포머의 2차 측은 SR FET Q1에 의해 정류되고 커패시터 C12와 C13에 의해 필터링됩니다. 또한 방사 EMI를 일으키는 스위칭 과도 상태의 고주파 링잉은 스너버(저항 R10 및 커패시터 C11)를 통해 줄어듭니다.

동기 정류(SR)는 MOSFET Q1에서 제공됩니다. Q1의 게이트는 저항 R8을 통해 센싱되어 IC의 FWD핀으로 공급되는 권선 전압을 기준으로 IC U1 내부 2차측 컨트롤러에서 턴온 시킵니다.

연속 동작 모드에서 MOSFET은 2차측에서 1차측에서의 새 스위칭 사이 클을 지시하기 전에 꺼집니다. 불연속 동작 모드에서 MOSFET의 전압 강하가 약 -24mV의 기준점(Threshold) 아래로 떨어지면 파워 MOSFET 은 OFF 상태가 됩니다. 1차측 파워 MOSFET에 대한 2차측 컨트롤은 두 MOSFET의 암쇼트 가능성을 완전히 없애고 매우 안정적인 동기 정류를 제공합니다.

IC의 2차측은 2차 권선 포워드 전압이나 출력 전압에서 자체 전원을 공급받습니다. InnoSwitch-CE IC U1의 BPS 핀에 연결된 커패시터 C7은 내부 회로에 디커플링 기능을 제공합니다.

CC 동작 동안 출력 전압이 떨어지면 디바이스는 2차 권선에서 직접 자체 전원을 공급하게 됩니다. 1차측 파워 MOSFET의 온 타임 중 2차측 권선에 나타나는 포워드 전압은 저항 R8 및 내부 레귤레이터를 통해 디커플링 커패시터 C7을 충전하는 데 사용됩니다. 따라서 출력 전류 레귤레이션을 3V까지 낮게 유지할 수 있습니다. 이 레벨 아래에서는 출력 부하가 줄어들 때까지 디바이스가 오토-리스타트 상태로 전환됩니다.

출력 전류는 손실을 줄이기 위해 약 35mV의 기준점(Threshold)으로 IS와 GND 핀 사이에서 내부적으로 센싱됩니다. 전류 센싱 기준점 (Threshold)을 초과하면 디바이스에서는 스위치 펄스 수를 조정하여 고 정 출력 전류를 유지합니다. 출력 쇼트와 같은 고장 상태일 때는 단락 회로를 통해 출력 커패시터 C12와 C13이 방전되기 때문에 전류 센싱 저항 R9를 통해 큰 전류가 흐릅니다.

출력 전압은 저항 분배기 R12와 R13에 의해 센싱됩니다. 출력 전압은 FEEDBACK 핀에서 1.265V의 전압을 얻기 위해 레귤레이션됩니다. 저항 R11과 커패시터 C14는 위상 리드 네트워크를 형성하여 안정적인 작동을 보장하고, 과도 부하 조건 중 출력 전압 오버슈트 및 언더슈트를 최소화합니다. 커패시터 C8은 FEEDBACK 핀에서 신호의 노이즈 필터링을 제공합니다.

저항 R1 및 R2는 입력 전압 센싱을 제공하고 커패시터 C3에서 DC 전압에 비례하는 전류를 U1에 제공합니다. 약 100V DC에서는 이 저항에 흐르는 전류가 입력 저전압 기준점(Threshold)을 초과하여 U1을 활성화합니다. 약 435V DC에서 이 저항을 흐르는 전류가 입력 과전압 기준점(Threshold)을 초과하는 경우에는 U1이 비활성화됩니다.

주요 애플리케이션 고려 사항

출력 전력표

데이터 시트 출력 전력표(표 1)에서는 다음과 같이 가정된 조건에서 얻을 수 있는 최소 실제 연속 출력 전력 레벨을 보여 줍니다.

- 최소 DC 입력 전압은 85VAC 입력의 경우 90 V 이상, 230VAC 입력 또는 115VAC(배전압)의 경우 220V 이상입니다. 이러한 AC 입력 설 계 조건을 충족하도록 입력 커패시턴스 값을 조정해야 합니다.
- 2. 효율: >82%
- 3. 데이터 시트 최소 값: I²f
- 4. 트랜스포머 1차측 인덕턴스 오차: ±10%
- 5. 권선비에 의해 발생된 전압(V_{ob}): 110V
- 6. 12V 출력까지는, 동기 정류 사용
- 7. 피크 및 오픈 프레임 전력 열에서 Increased Current Limit을 선택하고, 어댑터 열에서 Standard Current Limit을 선택합니다.
- 8. SOURCE 핀이 PCB의 충분한 면적의 동판에 납땜되어 있고 SOURCE 핀 온도를 110°C 이하로 유지하기 위해 히트싱크가 사용됩니다.
- 9. 주변 온도는 오픈 프레임 설계의 경우 50°C이고, 밀폐형 어댑터의 경우 40°C입니다.

*1보다 작은 K_p 값은 1차측 피크 전류에 대한 리플 전류의 비율입니다. 스위칭 사이클의 조기 종료로 인한 전력 제공량 감소를 방지하기 위해 과도 상태 K_p 의 한계점을 0.25이상으로 하는 것을 권장합니다. 이는 MOSFET 턴온 시 초기 Current limit(I_{INIT})이 초과되지 않도록 방지합니다.

과전압 보호

InnoSwitch-CE IC에서 제공하는 출력 과전압 보호 기능은 PRIMARY BYPASS 핀으로 전달되는 약 7.6mA의 기준 전류(Threshold)에 의해 트리거되는 내부 래치를 사용합니다. 내부 필터 외에도 PRIMARY BYPASS 핀 커패시터는 외부 필터를 형성하여 의도치 않은 트리거에 대한 노이즈 영향을 받지 않도록 합니다. 바이패스 커패시터는 고주파 필터로 효

과적이기 때문에 커패시터를 디바이스의 SOURCE 및 PRIMARY BYPASS 핀에 가능한 가깝게 위치시켜야 합니다.

1차측 센싱 OVP 성능은 정류 및 필터링된 바이어스 권선 전압 서플라이에서 PRIMARY BYPASS 핀으로 제너 다이오드를 연결하여(그림 14에 서처럼 R4에 병렬로 연결) 실현할 수 있습니다. 대부분의 설계에서는 바이어스 권선 전압보다 6V 정도 높은 전압의 제너 다이오드 전압을 선택하면(22V 바이어스 권선의 경우 28V) OVP 성능이 향상되지만, 누설 인덕턴스에 의한 편차를 보상하기 위해 적절히 조절할 수 있습니다. 바이어스 권선 다이오드 및/또는 OVP 제너 다이오드와 직렬로 연결된 값이 낮은($10\Omega\sim47\Omega$) 저항을 삽입하여 필터링을 추가할 수 있습니다. OVP 제너 다이오드와 직렬로 연결된 값이 낮은($10\Omega\sim47\Omega$) 저항을 삽입하여 필터링을 추가할 수 있습니다. OVP 제너 다이오드와 직렬로 연결된 저항 역시 BYPASS 핀으로 흐르는 최대 전류를 제한합니다.

무부하 소비 전력 감소

InnoSwitch-CE IC는 내부 전류 소스를 통해 충전되는 BYPASS 핀 커패시터에서 자체 전원 공급 모드로 시작할 수 있습니다. 그러나 InnoSwitch-CE IC가 작동하기 시작하면 PRIMARY BYPASS 핀에 전류를 공급하기위해 바이어스 권선을 사용해야 합니다. 이를 위해 트랜스포머에 보조 또는 바이어스 권선을 제공해야 합니다. PRIMARY BYPASS 핀에 바이어스 전압을 제공하는 바이어스 권선을 추가하면 무부하시 소비 전력이 30mW 미만인 파워 서플라이의 설계가 가능합니다. 가장 낮은 무부하입력 전력을 위해서는 그림 14에 표시된 저항 R4를 조정해야 합니다.

가청 노이즈

InnoSwitch-CE IC에서 사용되는 사이클 스킵 모드 동작은 트랜스포머에서 가청 주파수 성분을 생성할 수 있습니다. 이러한 가청 노이즈 생성을 제한하려면 트랜스포머 코어의 피크 자속 밀도가 3000가우스 (300mT)보다 낮도록 설계해야 합니다. 이 지침을 따르고 표준 일반 함침 트랜스포머 생산 기술을 사용하면 가청 노이즈를 거의 없앨 수 있습니다. 트랜스포머를 진공 함침하게 되면 1차측 커패시턴스가 높아지고이로 인한 손실이 증가하므로, 트랜스포머의 진공 함침을 사용하지 마십시오. 더 높은 자속 밀도도 가능하지만, 이 때에는 설계를 승인하기전에 먼저 양산 트랜스포머 샘플을 사용하여 가청 노이즈 성능을 주의 깊게 평가해야 합니다. Z5U와 같은 유전체를 사용하는 세라믹 커패시터는 클램프 회로와 특히 바이어스 전압(그림 14의 C5 및 C9)에서 사용될 경우 가청 노이즈를 생성할 수 있습니다. 이러한 경우 다른 유전체 또는 구조의(예: 클램프의 경우 필름형, 바이어스의 경우 전해질) 커패시터로 교체하십시오.

부품 선택

InnoSwitch-CE 1차측 회로의 부품

BPP 커패시터

InnoSwitch-CE IC의 PRIMARY BYPASS 핀에서 연결된 커패시터는 1차 축 컨트롤러에 디커플링을 제공하고, Current Limit을 선택합니다. 0.1μ F, 10μ F, 1μ F 커패시터는 InnoSwitch-CE 데이터 시트에 표시된 대로 사용할 수 있습니다. 전해 커패시터를 사용할 수도 있지만, 표면 실장 적층형 세라믹 커패시터가 IC에 가까이 커패시터를 배치할 수 있고 소형 스위칭 파워 서플라이 설계가 가능하므로 일반적으로 양면 보드에는 표면 실장 적층형 세라믹 커패시터가 선호됩니다. 최소 커패시턴 스 요건을 충족하기 위해서는 16V 또는 25V 정격의 X5R 또는 X7R 전해커패시터를 사용하는 것이 좋습니다.

바이어스 권선 및 외부 바이어스 회로

MOSFET의 DRAIN 핀에서 InnoSwitch-CE 1차측 컨트롤러의 PRIMARY BYPASS 핀으로 연결된 내부 레귤레이터는 PRIMARY BYPASS에 연결된 커패시터를 충전하여 스타트업합니다. 최소 1mA의 전류를 PRIMARY BYPASS 핀에 공급하는 데 사용할 수 있는 바이어스 전압을 생성하기 위해 바이어스 권선이 적절한 정류기 및 필터 커패시터와 함께 트랜스 포머에 제공되어야 합니다.

가장 낮은 부하(또는 무부하) 조건일 때 전원 서플라이의 가장 낮은 정 격 출력 전압에서 바이어스 권선 전체에 9V가 되게끔 바이어스 권선비 를 선정해야 합니다. 전압이 이보다 더 낮으면 무부하 소비 전력이 예 상보다 증가합니다.

파워 서플라이를 무부하 및 230VAC 입력 전압에서 작동하는 경우 무부하시 소비 전력을 최소한으로 유지하려면 외부 회로의 바이어스 전류를 약 300μ A로 설정해야 합니다. 일반적으로 더 높은 방사 EMI로 이어지는 패스트 또는 울트라 패스트 다이오드의 일반적인 스냅 리커버리를 방지하려면 정션 커패시턴스가 낮은 glass passivation 표준 리커버리 정류 다이오드를 사용하는 것이 좋습니다.

커패시터 양단에 걸리는 가장 높은 전압보다 정격 전압이 1.2배 큰, 최소 22μ F 이상의 필터 커패시터를 사용하는 것이 좋습니다. 서플라이가 AC 공급 전압이 가장 낮은 상태일 때 가장 높은 정격 출력 전압 및 정격부하에서 작동하는 경우 일반적으로 가장 높은 전압이 커패시터에 충전됩니다.

입력 UV 및 OV 보호

V 핀에서 DC 버스로 연결된 저항을 통해 입력 전압을 센싱하여 일반적 인 유니버셜 입력 애플리케이션에 입력 저전압 및 과전압 보호를 제공할 수 있습니다. 이 경우에는 약 $8M\Omega$ 의 저항 값이 권장됩니다. 그림 15 에서는 입력 UV 또는 입력 OV 기능만 선별적으로 비활성화할 수 있는 회로 구성을 보여 줍니다.

InnoSwitch-CE는 파워 서플라이의 래치오프로 사용할 수 있는 1차측 센싱 OV 보호 기능이 특징입니다. 일단 파워 서플라이가 래치오프되었을 때, V핀 전류가 0으로 떨어지면 파워 서플라이를 리셋시킬 수 있습니다. 일단 파워 서플라이가 래치오프되면, 입력 전압이 턴 오프된 후라도 InnoSwitch-CE 컨트롤러를 리셋하는 데 상당한 시간이 걸릴 수 있습니다. 이는 DC 버스에 저장된 에너지가 계속해서 컨트롤러에 바이어스를 공급하기 때문입니다. 그림 16에서 보여주는 수정된 회로 구성을 사용하면 빠른 AC 리셋이 가능합니다. 입력 전압의 연결이 끊기면 InnoSwitch-CE IC의 INPUT VOLTAGE MONITOR 핀으로 흐르는 전류가크게 감소하고 InnoSwitch-CE 컨트롤러가 리셋되면 커패시터 C_s 의 전압이 급속하게 줄어듭니다.

1차측 센싱 OVP(과전압 보호)

바이어스 권선 출력에서 흐르는 전압은 파워 서플라이 출력 전압을 따릅니다. 정밀하지 않지만, 바이어스 권선 전압을 사용하여 1차측 컨트롤러에서 출력 전압 조건을 꽤 정확하게 감지할 수 있습니다. 바이어스 권선 출력에서 PRIMARY BYPASS 핀으로 연결된 제너 다이오드는 설정 값을 넘어 출력 전압을 증가시키는 고장 조건을 안정적으로 감지하여, 1차측 컨트롤러 래치오프를 일으킴으로써 고장 조건으로 인한 부품 손상을 방지합니다.

바이어스 권선 출력 시 가장 높은 전압은 최대 정격 부하 및 가장 낮은 정격 입력 전압일 때 정상 상태 조건과 과도 부하 조건에서 측정해야 합니다. 측정된 전압보다 1.25배의 정격을 가진 제너 다이오드를 사용하여 일반적으로 OVP 보호 기능이 정상적인 작동 조건에서는 작동하지 않고 고장 조건에서만 작동하도록 합니다.

1차측 센싱 OVP 보호를 사용하는 것이 매우 좋습니다.

1차측 스너버 클램프

예제 회로에서처럼 1차측에 스너버 회로를 사용해야 합니다. 이를 통해 각 스위칭 사이클 중 MOSFET을 턴오프하는 즉시 MOSFET 드레인에서 과도한 전압 스파이크를 방지합니다. 기존의 RCD 클램프를 사용할 수 있더라도 RCDZ 클램프에서 가장 높은 효율을 제공합니다. 그림

14의 회로 예제에서는 클램프 다이오드와 직렬로 연결된 RCD 클램프를 사용합니다. 이 저항은 드레인에서 링잉을 억제하고 역 리커버리 중 클램프 다이오드를 통해 역방향 전류도 제한합니다. 클램프에서 부분적 에너지 리커버리를 가능하게 하여 효율을 개선하므로 정션 커패시턴스가 낮은 표준 리커버리 glass passivation 다이오드를 사용하는 것이 좋습니다.

InnoSwitch-CE 2차측 회로의 부품

SECONDARY BYPASS 핀 - 디커플링 커패시터

2.2,µF, 25V 적층형 세라믹 커패시터는 InnoSwitch-CE IC의 SECONDARY BYPASS 핀을 디커플링하는 데 사용되어야 합니다. 값이 너무 크면 스타트업 중 출력 전압 오버슈트로 이어지고 1.5,µF보다 값이 작으면 예기치못한 동작을 일으킬 수 있습니다. 본 커패시터는 IC 핀에 인접해 있어야 합니다. 세라믹 커패시터의 커패시턴스가 적용된 전압에 의해 저하되므로 실제 값으로 작동하도록 하려면 25V 정격이 필요합니다. 따라서 10V 정격 커패시터는 사용하지 않는 것이 좋습니다. 최적의 결과를위해서는 X5R 또는 X7R 유전체가 장착된 커패시터를 사용해야 합니다.

FORWARD 핀 저항

충분한 IC 공급 전류를 위해 47Ω , 5% 저항을 사용하는 것이 좋습니다. 동기 정류 드라이브 타이밍과 같은 디바이스 동작에 영향을 줄 수 있기 때문에 더 높거나 낮은 저항 값을 사용하면 안 됩니다.

SR MOSFET 작동 및 선택

2차측 권선에 간단한 다이오드 정류기 및 필터를 사용해도 되지만 SR MOSFET을 사용하면 European CoC 및 U.S. DoE 에너지 효율 요건을 충족하는 데 필요한 작동 효율을 크게 개선할 수 있습니다.

플라이백 사이클이 시작되면 2차측 컨트롤러가 SR MOSFET을 턴온합니다. SR MOSFET 게이트는 InnoSwitch-CE IC의 SYNCHRONOUS RECTIFIER DRIVE 핀에 직접 연결해야 하고 SR MOSFET의 게이트 회로에는 저항을 추가로 연결하면 안 됩니다.

SR MOSFET의 드레인 전압이 $-24\text{mV}[V_{\text{SR(TH)}}]$ 아래로 떨어지면 SR MOSFET이 턴오프됩니다. 따라서 $R_{\text{DS(ON)}}$ 이 매우 작은 MOSFET의 사용은 MOSFET 온 타임을 줄이므로 역효과가 발생해 전류의 방향이 MOSFET의 다이오드 바디 또는 외부 병렬 쇼트키 다이오드(사용되는 경우)로 바뀝니다.

 $18m\Omega$ R_{DS(ON)}인 MOSFET이 5V, 2A 출력을 위한 정격 설계에 적합합니다. SR MOSFET 드라이버는 서플라이 레일에 2차측 SECONDARY BYPASS 핀을 사용하고 전압은 일반적으로 4.4V입니다. 따라서 기준 전압이 너무 높은 MOSFET은 적합하지 않으며 기준 전압(최대 절대값)이 4V인 MOSFET을 사용할 수 있지만 기준 전압이 1.5V~2.5V로 낮은 MOSFET을 사용하는 것이 가장 좋습니다.

플라이백 사이클 시작 후 SR MOSFET 이 턴온 될 때까지 약간의 지연 시간이 발생될 수 있습니다. 지연 시간 동안 SR FET의 바디 다이오드가 도통됩니다. 외부 병렬 쇼트키 다이오드가 사용되는 경우 전류는 대부분 쇼트키 다이오드를 통해 흐릅니다. InnoSwitch-CE IC에서 플라이백사이클 종료를 감지하면 SR MOSFET $R_{DS(ON)}$ 의 전압이 -24mV 아래로 떨어지고 플라이백 사이클의 나머지 부분이 완료되고, SR MOSFET의 바디 다이오드 또는 외부 병렬 쇼트키 다이오드로 전류 방향이 바뀝니다.

SR MOSFET에 병렬로 쇼트키 다이오드 사용을 추가하여 효율을 더욱 높일 수 있으며 일반적으로 1A 표면 실장 쇼트키 다이오드가 적합합니다. 5V/2A 설계에서 이득은 크지 않으므로, 외부 다이오드가 85VAC에서는 풀부하 효율에 $\sim 0.1\%$, 230VAC에서는 $\sim 0.2\%$ 가 향상됩니다.

쇼트키 다이오드와 SR MOSFET의 정격 전압은 트랜스포머에 사용되는 권선비를 기준으로 예측되는 PIV(피크 역 전압)의 최소 $1.3\sim1.4$ 배이어 야 합니다. 60V 정격 MOSFET 및 다이오드는 60V 미만의 V_{OR} 을 사용하는 대부분의 5V 설계에 적합합니다.

2차측 누설 리액턴스와 MOSFET 커패시턴스(COSS) 간 상호 작용은 1차측 MOSFET 턴 온으로 인한 권선에서의 역 전압 시 전압 파형에서 링 잉으로 이어집니다. 이러한 링잉은 SR FET를 가로질러 연결된 RC 스너 버를 사용하여 억제할 수 있습니다. $10\Omega\sim47\Omega$ 범위의 스너버 저항은 높은 저항 값으로 인해 효율이 눈이 띄게 떨어지더라도 사용할 수 있습니다. $1nF\sim1.5nF$ 의 커패시턴스는 대부분의 설계에 적합합니다.

출력 커패시터

알루미늄 폴리머 고체 커패시터를 사용하는 것이 작은 사이즈, 안정적 인 온도 특성, 매우 낮은 ESR 및 동시에 높은 RMS 리플 전류 정격으로 인해 상당히 선호됩니다. 그러나 가장 높은 주파수의 플라이백 스위칭 파워 서플라이에는 낮은 ESR 알루미늄 전해 커패시터가 적합합니다. 이러한 커패시터를 통해 소형 충전기 및 어댑터를 설계할 수 있습니다.

일반적으로 200μ F~ 300μ F의 알루미늄 폴리머 커패시턴스는 모든 암페어의 출력 전류에 적합합니다. 커패시턴스 선택에 영향을 미치는 다른 요인에는 출력 리플이 있습니다. 커패시터 사용 시, 가장 높은 출력 전압보다 20%를 넘는 마진을 갖고 있는지 확인해야 합니다.

출력 전압 피드백 회로

정상적인 출력 전압 FEEDBACK 핀 전압은 $1.265V[V_{\rm FB}]$ 입니다. 출력 전압이 설정된 정상 전압인 경우 FEEDBACK 핀의 전압이 1.265V가 되도록 출력 전압을 분배하기 위해 전압 분배 네트워크는 파워 서플라이 출력에 연결되어야 합니다. 낮은 피드백 저항 분배기는 SECONDARY GROUND 핀에 연결해야 합니다. 300pF 이하인 디커플링 커패시터는 FEEDBACK 핀에서 InnoSwitch-CE IC의 SECONDARY GROUND 핀으로 연결해야 합니다. 이 커패시터는 InnoSwitch-CE IC에 물리적으로 가깝게 배치해야 합니다. R-C 네트워크 또한 피드백 분배 네트워크 상단의분배 저항 양단에 연결할 수 있습니다. 일반적으로 1nF 커패시턴스와 $1k\Omega$ 저항 RC 네트워크는 뛰어난 과도 응답을 보장하고, 스타트업 시출력 전압 오버슈트와 펄스 번칭을 방지합니다.

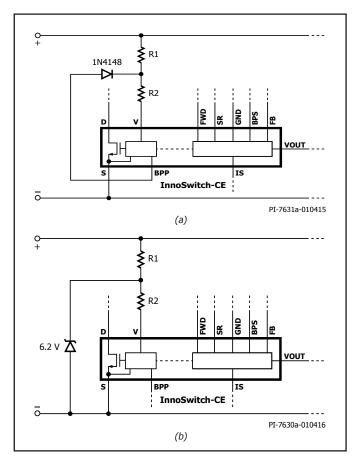


그림 15. (a) 입력 OV에만 해당, (b) 입력 UV에만 해당

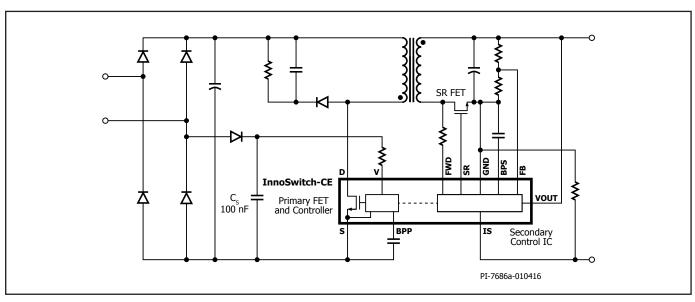


그림 16. 빠른 AC 리셋 구성

2차측 전류 션트 방지 다이오드

InnoSwitch-CE IC에는 Current Limit 보호로 사용할 수 있는 정밀 CC 작동 모드를 활성화하는 2차측 전류 센싱 기능이 포함되어 있습니다. 데이터 시트에 명시된 것처럼 출력 전류가 정전류 레귤레이션 기준점(Threshold) 을 초과하면 파워 서플라이가 자동으로 CV에서 CC모드로 변경됩니다.

출력 부하 전류를 센싱하려면 IC의 IS 핀과 GROUND 핀 사이에 전류 센싱 저항이 필요합니다. 부하 전류가 이러한 전류 센싱 저항을 통해 흐르기 때문에 해당 저항은 전류 션트의 역할을 합니다. 션트 전압이 ~33mV를 초과하면 CC 동작으로 전환되고 센싱 전압이 매우 낮으면 션트 저항에서 전력 손실도 크게 줄어듭니다.

출력 쇼트 시 출력 필터 커패시터(그림 1의 C10)는 내부 션트를 통해 즉시 방전됩니다. 출력 전압, 출력 커패시턴스의 값, 회로 단락 임피던스에 따라 션트에서 소비되는 에너지가 매우 커질 수 있습니다.

파워 서플라이 출력의 단락으로 인해 IS 핀의 전압이 9V를 초과할 수 있는 설계의 경우 IC 손상을 방지하려면 ISENSE 핀과 SECONDARY GROUND 핀 사이에 1A 외부 쇼트키 다이오드를 사용하는 것이 좋습니다. 이 때, 출력단에서 파워 서플라이가 단락될 수 있습니다. 이 다이오드를 사용하는 경우 ISENSE 핀에는 애노드를 연결하고 SECONDARY GROUND 핀에는 캐소드를 연결해야 합니다.

회로 기판 레이아웃에 대한 권장 사항

InnoSwitch-CE IC에 대해 권장되는 회로 기판 레이아웃은 그림 17을 참 조하십시오.

단일 지점 그라운드

입력 필터 커패시터에서 SOURCE 핀에 연결된 동판까지 동일한 그라운 드를 사용합니다.

바이패스 커패시터

PRIMARY BYPASS와 SECONDARY BYPASS 커패시터는 각각 PRIMARY BYPASS-SOURCE 및 SECONDARY BYPASS-SECONDARY GROUND 핀에 바로 인접해 있어야 하고 이러한 커패시터에 대한 연결 패턴은 짧아야합니다.

1차측 루프 면적

입력 필터 커패시터, 1차측 트랜스포머 및 InnoSwitch-CE IC를 연결하는 1차측 루프의 면적은 가능한 작게 유지해야 합니다.

1차측 클램프 회로

클램프는 턴오프 시 DRAIN 핀의 피크 전압을 제한하는 데 사용됩니다. 이는 1차측 권선에 RCD 클램프 또는 제너 다이오드(~200V)와 다이오드 클램프를 사용하여 구성할 수 있습니다. EMI를 줄이려면 클램프 부품에서 트랜스포머와 InnoSwitch-CE IC까지의 루프를 최소화해야 합니다.

써멀 고려 사항

SOURCE 핀은 IC 리드 프레임과 내부적으로 연결되며 디바이스의 열을 방출하는 주 경로가 됩니다. 따라서 SOURCE 핀은 단일 지점 그라운드 및 히트싱크 역할을 하도록 InnoSwitch-CE IC 아래의 동판 영역에 연결해야 합니다. 이 영역은 노이즈가 없는 그라운드와 연결되기 때문에 적절한 히트 싱크를 위해서는 이 부분의 면적을 최대화해야 합니다. 출력 SR MOSFET도 마찬가지로 SR MOSFET의 열이 손실되는 패키지의 핀에 연결되는 PCB 영역을 최대화합니다.

InnoSwitch-CE IC 온도를 최대 제한치 아래로 안전하게 유지하려면 보드에 충분한 동판 영역을 제공해야 합니다. 정격 풀부하 및 가장 낮은 정격 입력 AC 공급 전압에서 파워 서플라이를 작동하는 경우 InnoSwitch-CE IC의 SOURCE 핀이 납땜된 PCB의 동판 영역은 IC 온도를 85°C 아래

로 유지할 수 있을 정도로 넓어야 합니다. 추가적인 특정 요건에 따라 더 많은 디레이팅을 적용할 수 있습니다.

Y 커패시터

Y 커패시터는 1차측 입력 필터 커패시터 플러스 단자에서 트랜스포머 2차측 출력 플러스 또는 복귀 단자까지 직접 연결되어야 합니다. 이런 배치는 큰 커먼 모드 서지 전류를 InnoSwitch-CE IC로부터 떨어져 흐르게 할 수 있습니다. 참고 - 입력 $\pi(C, L, C)$ EMI 필터를 사용할 경우, 필터 내의 인덕터를 입력 필터 커패시터의 마이너스 단자 사이에 배치해야 합니다.

출력 SR MOSFET

최상의 성능을 위해 2차측 권선, 출력 SR MOSFET 및 출력 필터 커패시 터의 루프 연결 면적을 최소화해야 합니다. 또한 히트싱크용으로 SR MOSFET의 단자에 충분한 동판 영역이 필요합니다.

ESD

ESD/Hi-Pot 요건을 쉽게 충족하려면 1차측과 2차측 회로 사이에 충분한 거리(8mm 이상)를 유지해야 합니다.

스파크 갭은 출력 플러스단과 하나의 AC 입력단 사이에 직접 배치하는 것이 가장 좋습니다. 이러한 구성에서 5.5mm 스파크 갭은 적용 가능한 여러 가지 안전 규격에 적용할 수 있는 연면거리 및 공간거리 요구 사 항을 충족하는 데 충분합니다. 스파크 갭의 전압은 AC 피크 입력을 초 과하지 않으므로 이러한 간격은 1차측에서 2차측까지의 간격보다 작습 니다.

드레인 노드

드레인 스위칭 노드에서 주로 노이즈가 생성됩니다. 따라서 드레인 노드에 연결된 부품은 IC에 가까이 배치하지만 민감한 피드백 회로에서는 멀리 떨어져 배치해야 합니다. 클램프 회로 부품은 PRIMARY BYPASS 핀에서 물리적으로 멀리 떨어져 배치하여 관련 회로 및 이 회로의 패턴 길이를 최소화해야 합니다.

입력 정류기 필터 커패시터, 1차측 권선 및 InnoSwitch-CE IC 1차측 MOSFET으로 구성된 루프의 루프 면적은 가급적 작게 유지해야 합니다.

그림 14에서는 InnoSwitch-CE IC 기반 파워 서플라이 설계의 예를 보여 줍니다. 이 디자인에 필요한 고려 사항은 그림에 표시되어 있으며 아래에 나열되어 있습니다.

EMI 감소를 위한 권장 사항

- 1. 적절한 부품 배치와 1차측 및 2차측 전원 회로의 루프 면적을 작게 유지하면 방사 및 전도성 EMI를 최소화할 수 있습니다. 이러한 루프 의 루프 면적을 작게 유지하도록 주의를 기울여야 합니다.
- 2. 1차측의 클램프 다이오드에 병렬로 연결된 작은 커패시터는 방사 EMI를 줄일 수 있습니다.
- 3. 바이어스 권선과 직렬로 연결된 저항은 방사 EMI를 줄일 수 있습니다.
- 4. 커먼 모드 노이즈를 충분히 줄이려면 일반적으로 파워 서플라이 입력에 커먼 모드 초크가 필요합니다. 트랜스포머에서 쉴드 권선을 사용해도 동일한 효과를 얻을 수 있습니다. 또한 쉴드 권선은 입력시 커먼 모드 필터 인덕터와 함께 사용하여 전도성 및 방사 EMI 마진을 개선하는 데 사용할 수 있습니다.
- 5. 출력 SR MOSFET 양단에 연결된 RC 스너버의 부품 값은 고주파 방 사 및 전도성 EMI를 줄일 수 있습니다.
- 6. 디퍼렌셜 인덕터 및 커패시터로 구성된 π 필터를 입력 정류 회로에 사용하여 저주파수 디퍼렌셜 EMI를 줄일 수 있습니다.
- 7. 파워 서플라이 출력 시 연결되는 경우 $1\mu F$ 세라믹 커패시터는 방사 EMI를 줄일 수 있습니다.

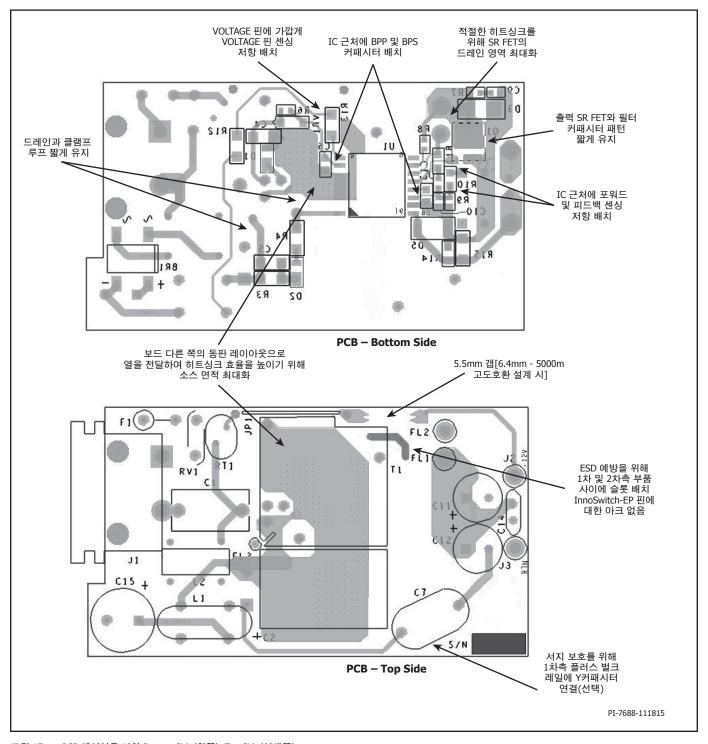


그림 17. PCB 레이아웃 지침 Bottom Side(위쪽), Top Side(아래쪽)

가청 노이즈 억제를 위한 권장 사항

InnoSwitch-CE IC에 사용되는 state machine은 Current Limit을 자동으로 조정하여 경부하시 동작 주파수를 조정합니다. 그러면 일반적으로 부하가 매우 작을 때 파워 서플라이의 간헐적 스위칭으로 인해 발생하는 가청 노이즈를 없앨 수 있습니다.

파워 서플라이에서 가청 노이즈가 발생하는 경우 가청 노이즈를 줄이기 위한 지침으로 다음과 같은 내용을 고려해야 합니다.

- 1. 플라이백 트랜스포머가 함침되었는지 확인합니다.
- 2. 일반적으로 가청 노이즈의 소스는 세라믹 커패시터입니다. 바이어스 권선 및 1차측 클램프 커패시터를 둘 다 확인합니다. 소스를 찾으려 면 클램프 커패시터를 금속 필름형으로 바꾸고, 바이어스를 전해질 형으로 바꿉니다. 가장 일반적인 소스는 바이어스 커패시터입니다.
- 3. 바이어스 권선 필터 커패시터에서 노이즈가 발생하는 경우, 일반적으로 정격 전압이 높은 커패시터를 사용하면 이 문제가 해결됩니다. 회로 기판 레이아웃 및 모든 케이스 크기 제한이 허용되는 경우대신 전해 커패시터를 사용해야 합니다.

- 트랜스포머의 AC 자속 밀도(ΔΒ)를 줄여서 코어로부터의 가청 노이 즈를 줄일 수 있습니다.
- 5. 2차측 권선이 플라잉 리드로 종료되면 와이어가 보빈에 대해 또는 서로에 대해 진동하는지 확인합니다.
- 6. 회로 기판에서 펄스 번칭 징후가 보이면(여러 번의 스위칭 사이클후 스위칭 활동이 없음) 이것이 가청 노이즈의 원인일 수 있습니다. 펄스 번칭은 피드백 노드가 스위칭 노이즈의 영향을 받는 잘못된 회로 기판 레이아웃이 원인일 수 있습니다. 본 문서에서 설명하는 FEEDBACK 핀 디커플링 및 위상 리드 RC 네트워크에 대한 지침을 참조하십시오. 피드백 분배 네트워크와 관련된 기판 레이아웃 권장사항을 따랐는지 확인하십시오.

트랜스포머 설계에 대한 권장 사항

트랜스포머는 파워 서플라이가 가장 낮은 작동 전압에서 정격 전력을 제공할 수 있도록 설계되어야 합니다. 파워 서플라이의 정류 DC 버스의 가장 낮은 전압은 사용되는 필터 커패시터의 커패시턴스에 따라 달라집니다. $3\mu F/W$ 가 충분한 마진을 제공하지만, DC 버스 전압을 항상 70V 이상으로 유지하기 위해서는 최소 $2\mu F/W$ 을 사용하는 것을 권장합니다. DC 버스의 리플을 측정해야 하고 트랜스포머 1차측 권선 인덕턴스를 선택하기 위한 설계 계산을 확인하기 위해 이러한 전압을 주의 깊게 확인해야 합니다.

권선비에 의해 발생된 전압, $V_{OR}(V)$

이 파라미터는 다이오드/SR이 도통하는 시간 동안의 2차 권선 전압이며, 트랜스포머의 권선비를 통해 1차측으로 다시 반사됩니다. 대부분의 5V 전용 설계에서 $V_{\rm or}$ 은 60V가 가장 적합합니다. 설계를 최적화하기 위해서는 다음 내용을 고려해야 합니다.

- 1. 높은 V_{OR} 은 V_{MIN} 에서 전력 공급을 늘릴 수 있습니다. 즉, 입력 커패 시터의 값을 최소화하고 InnoSwitch-CE 디바이스에서 제공되는 전원을 극대화합니다.
- 2. V_{OR} 이 높으면 출력 다이오드 및 SR MOSFT의 전압 스트레스가 줄어 듭니다.
- 3. V_{OR} 이 높으면 파워 서플라이의 효율을 낮추는 누설 인덕턴스가 증가합니다.
- 4. V_{OR} 이 높으면 2차측 피크 전류와 RMS 전류가 증가하여 2차측 동손 및 다이오드 손실이 늘어날 수 있습니다.

피크 전류에 대한 리플 전류의 비, K。

연속 모드(CCM)를 나타내는 K_p 값은 1차측 피크 전류에 대한 리플 전류의 비율입니다(그림 18).

$$K_P / K_{RP} = \frac{I_R}{I_P}$$

불연속 모드(DCM)를 나타내는 K_p 값은 2차측 다이오드 전도 시간과 1차측 MOSFET 오프 타임의 비율입니다.

$$K_P / K_{DP} = \frac{(1-D) \times T}{t}$$

$$= \frac{V_{OR} \times (1-D_{MAX})}{(V_{MIN} - V_{DS}) \times D_{MAX}}$$

대부분의 InnoSwitch-CE 설계에는 최소 DC 버스 전압이 70V일 때 K_p 값이 0.9에 가까운 것이 좋습니다. K_p 값이 1보다 작으면 1차측 RMS 전류가 낮아져 트랜스포머 효율이 향상됩니다. 그러나 1차측 MOSFET에서의 스위칭 손실이 커져 InnoSwitch-CE 온도가 올라갑니다.

코어 유형

적절한 코어 선택은 파워 서플라이에 사용되는 케이스의 물리적인 설계 제약 조건에 따라 달라집니다. 일반적으로 파워 서플라이 설계는 작은 케이스를 요구하기 때문에 열 문제가 발생하므로 저손실 코어만 사용해야 합니다.

안전 마진, M(mm)

1차와 2차 사이에 안전 절연거리가 필요하고 3중 절연 와이어를 사용하지 않는 설계의 경우, 각 보빈 측면에 사용할 안전 마진 폭을 여기에 입력해야 합니다. 일반적으로 유니버셜 입력 설계의 경우, 6.2mm의 총마진이 필요하며 3.1mm의 값은 권선의 양쪽에서 사용해야 합니다. 수직타입 보빈의 경우 마진은 대칭적이지 않습니다. 하지만 총 6.2mm의 마진이 필요한 경우, 물리적 마진은 보빈의 한쪽 면에만 배치됩니다.

3중 절연 와이어를 사용하는 설계의 경우, 필요한 안전 규격 연면거리를 충족시키기 위해 작은 마진이 필요할 수 있습니다. 일반적으로 각코어 크기에 대해 여러 보빈이 존재하며 각각 구조적 공간이 서로 다릅니다. 보빈의 데이터 시트를 참조하거나 안전 규격 전문가 또는 트랜스포머 공급업체에게 문의하여 설계에 필요한 특정 마진을 확인하시기바랍니다.

마진 확보는 권선 가능한 영역을 줄이므로 코어가 작아질수록 트랜스 포머에 적합하지 않을 수 있습니다. InnoSwitch-CE IC를 사용하는 소형 파워 서플라이 설계의 경우 2차측에는 마진이 필요하지 않은 3중 절연 와이어를 사용해야 합니다.

1차측 레이어, L

1차측 레이어는 1 < L < 3 범위에 속해야 하며 일반적으로 1차측 전류 밀도 제한(CMA)을 충족하는 최저 수치여야 합니다. 써멀 설계 제약에 따라 더 큰 값이 필요할 수 있긴 하지만 200Cmils/Amp 이상인 값은 대부분의 설계에서 시작 값으로 사용할 수 있습니다. 레이어가 3개 이상은 가능하지만 증가된 누설 인덕턴스와 권선의 실제 가능 여부에 대한 문제를 고려해야 합니다. 누설 인덕턴스 클램프 전력 소모가 너무 높은설계의 경우 1차측 분할 구조로 하는 것이 용이합니다. 1차측 분할 구조에서 1차측 권선의 절반이 2차측(및 바이어스) 권선의 양쪽에 샌드위치 배열 방식으로 배치됩니다. 일반적으로 비용 증가를 가져오는 추가 커먼 모드 필터링이 필요하므로 이러한 배열은 저전력 설계에는 유용하지 않습니다.

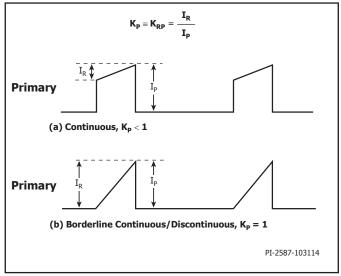


그림 18. 연속 모드 전류 파형, K_a ≤1

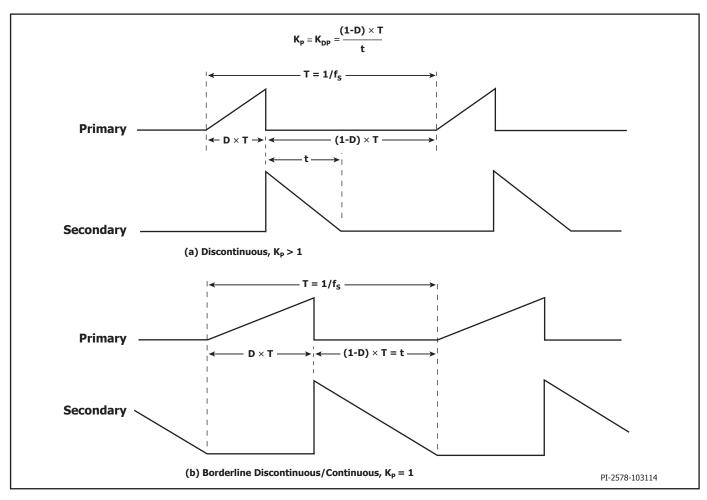


그림 19. 불연속 모드 전류 파형, K, ≥1

최대 작동 자속 밀도, B,(가우스)

스타트업 시 그리고 출력 쇼트 시 최대 자속 밀도를 제한하기 위해 정상 작동 중에는 최대 값인 3000가우스가 권장됩니다. 이러한 상태에서는 출력 전압이 낮으며 MOSFET가 오프 상태일 때 트랜스포머의 리셋이 거의 발생하지 않습니다. 따라서 트랜스포머 자속 밀도가 정상 동작레벨 이상에서 계단식으로 상승하는 것을 허용합니다. 선택한 디바이스의 피크 Current Limit에서의 3,000가우스 값은 InnoSwitch-CE IC에 내장된 보호 기능과 함께 충분한 마진을 제공하여 스타트업 시 또는 출력 쇼트 상태에서 코어 포화를 방지할 수 있습니다.

트랜스포머 1차측 인덕턴스, (L_p)

가장 낮은 작동 전압 및 필요한 $\rm V_{OR}$ 이 결정되면 트랜스포머 $\rm 1$ 차측 인덕 턴스를 계산할 수 있습니다. 선택한 인덕턴스 값이 InnoSwitch-CE IC 데이터 시트의 최대 듀티 사이클 사양을 위반하지 않도록 주의해야 합니다. 무료 PI Expert Suite의 일부인 PIXIs 설계 스프레드시트를 사용하여 트랜스포머 설계를 지원할 수 있습니다.

빠른 디자인 체크 리스트

어떤 파워 서플라이를 설계하든지 worst case 부품 사양을 초과하지 않는지를 확인하기 위해 모든 InnoSwitch-CE 설계를 검증해야 합니다.

이를 위해 다음과 같은 최소한의 테스트는 반드시 수행되어야 합니다.

- 최대 드레인 전압 VDS가 최고 입력 전압과 피크(과부하) 출력 전 력에서 600V를 초과하지 않는지 확인합니다. 650V BV_{DSS}사양에 대 한 50V 마진이 설계 편차에 대한 마진을 제공합니다.
- 2. 최대 드레인 전류 최고 주변 온도, 최대 입력 전압 및 피크 출력 (과부하) 전력에서 스타트업 시 트랜스포머 포화 및 과도한 리딩 엣지 전류 스파이크가 있는지 드레인 전류 파형을 확인합니다. 일정한 상태 조건에서 반복하고 리딩 엣지 전류 스파이크가 t_EB(MIN)의 끝에서 I_IMIT(MIN) 이하인지 확인합니다. 모든 조건에서 최대 드레인 전류는 지정된 최대 정격 절대값 이하가 되어야 합니다.
- 3. 써멀 검사 지정된 최대 출력 전력, 최소 입력 전압 및 최고 주변 온도에서 InnoSwitch-CE IC, 트랜스포머, 출력 SR MOSFET, 출력 커 패시터의 온도 사양이 초과하는지 확인합니다. 데이터 시트에 지정되어 있듯이 InnoSwitch-CE IC의 부품간 $R_{DS(ON)}$ 의 편차 때문에 충분한 써멀 마진이 필요합니다.

낮은 입력 전압과 최대 전력에서 이러한 편차를 허용하기 위하여 최대 InnoSwitch-CE SOURCE 핀 온도 110° C를 권장합니다.

INN21x3-21x5

최대 정격 절대값1,2

0.3V~650 V
1200(2250)mA
1360(2550)mA
1680(3150)mA
0.3V~9V
100mA
1.5V~150 ⁷ V
0.3~9V
0.3 ~9V ⁶
0.3~15 ⁸ V
65~150°C
40~150°C
40~105°C
260°C

참고:

- 1. 모든 전압은 소스와 2차 그라운드를 기준으로 합니다, $T_a = 25$ °C.
- 2. 지정된 최대 정격은 제품에 영구적인 손상을 초래하지 않는 한도 내에서 일회적으로 측정된 결과입니다. 지정된 시간보다 오랫동안 최대 정격 절대값 조건에 노출하면 제품 신뢰성에 영향을 미칠 수 있습니다.
- 3. 드레인 전압이 동시에 400V 미만으로 떨어지면 더 높은 피크 드레 인 전류가 허용됨.
- 4. 일반적으로 내부 회로에 의해 제한됩니다.
- 5. 케이스에서 1/16인치 거리를 두고 5초 동안 측정합니다.
- 6. ≤500nsec 기간 동안 -1.8V. 그림 23을 참조하십시오.
- 7. FORWARD 핀이 Ground 아래에 있으면 FORWARD 핀의 최대 전류 출력은 -40mA임.
- 8. 15V에서 VOUT 핀으로 흘러가는 최대 전류는 10mA를 초과할 수 없음.

써멀 저항

써멀 저항: eSOP-R16B 패키지:

참고:

- 1. 0.36평방인치(232mm²), 2온스(610g/m²) 동판에 납땜.
- 2. 1평방인치(645mm²), 2온스(610g/m²) 동판에 납땜.
- 3. 케이스 온도는 패키지 상단의 플라스틱 표면에서 측정.

파라미터	조건	정격	단위
UL1577에 대한 정격(어댑터	정격 전력은 디레이팅된 전력 용량임)		
1차측 정격 전류	핀(3-6)에서 핀 1까지 흐르는 전류	1.5	А
1차측 정격 전력	T _{AMB} = 25°C (소켓에 장착된 디바이스의 결과: T _{CASE} = 120°C)	1.35	W
2차측 정격 전력	T _{AMB} = 25°C (소켓에 장착된 디바이스)	0.125	W

파라미터	기호	조건 SOURCE = 0V T _π = -40°C ~ +125°C (참고 C)(특별히 지정되지 않은 경우)		최소	일반	최대	단위
컨트롤 기능							
1차측과 2차측 컨트롤러에	£	T 250C	평균	93	100	107	kHz
모두 적용되는 출력 주파수	f _{osc}	T ₁ = 25°C	피크-피크 지터		6		КПZ
최대 듀티 사이클	DC _{MAX}	$T_{J} = 0$ °C	C~125°C	60			%

파라미터	기호	조건 SOURCE = 0 V T _{:r} = -40℃ ~ +125℃ (특별히 지정되지 않은 경우)		최소	일반	최대	단위	
컨트롤 기능(계속)								
PRIMARY BYPASS 핀 공	I_{S1}	T _յ = 25℃, ′ (MOSFET 스우 '참고 E	칭하지 않음		235	260	290	
급전류		T ₁ = 25°C, V _{BPP} +	0.1V	INN21x3		645	750	μΑ
	I _{s2}	(f _{osc} 에서의 MOSFET	스위칭)	INN21x4		790	900	
		'참고 A, C' 참	조 	INN21x5		970	1100	
		T _ 259C V _	- 0\/	INN21x3	-5.2	-4.6	-4.1	
	I _{CH1}	T _, = 25°C, V _{BP} = '참고 D, E' 참		INN21x4	-7.1	-6.3	-5.6	
PRIMARY BYPASS 핀				INN21x5	-7.1	-6.3	-5.6	mA
충전 전류		T = 250C V =	- 4\/	INN21x3	-3.9	-2.9	-2.0	111/1
	I _{CH2}	T _, = 25°C, V _{BP} = '참고 D, E' 참		INN21x4	-5.0	-4.2	-3.4	
				INN21x5	-5.0	-4.2	-3.4	
PRIMARY BYPASS 핀 전압	V _{BPP}	'참고 D' 참조			5.70	5.95	6.15	V
PRIMARY BYPASS 핀 전 압 히스테리시스 (Hysteresis)	V _{BPP(H)}				0.40	0.56	0.70	V
PRIMARY BYPASS 션트 전압	V _{SHUNT}	$I_{\text{\tiny BPP}}=2\text{mA}$		6.15	6.45	6.75	V	
입력 고장 보호						'		
UV/OV 핀 브라운인 기준점 (Threshold)	I _{UV+}	$T_j = 1$	25°C		10.7	11.9	13.1	μΑ
UV/OV 핀 브라운아웃 기준점(Threshold)	I _{UV-}	T _, = '참고 <i>F</i>				$0.87 \times I_{\text{UV+}}$		
브라운아웃 지연 시간	t _{uv-}				30	34	38	ms
UV/OV 핀 입력 과전압 기준점(Threshold)	I _{OV+}	T _J =	25°C		53.2	55.8	58.3	μΑ
UV/OV 핀 입력 과전압 리 커버리 기준점(Threshold)	I _{ov-}	$T_{j} = $	25°C			0.94 × I _{OV+}		
UV/OV 핀 과전압 디글리치 필터	t _{ov+}	'참고 A' 참조			5		μS	
VOLTAGE MONITOR 핀 기준 전압(Threshold)	V _v	I _V = 30μA		3.1	3.7	4.3	V	
회로 보호	·							
		$di/dt = 168mA/\mu s$ $T_{_J} = 25^{\circ}C$	INN	21x3	705	750	795	
Standard Current Limit (BPP) 커패시터 = 0.1 μ F	I _{LIMIT} '참고 E' 참조	di/dt = 186 mA/ μ s $T_{j} = 25$ °C	INN	21x4	799	850	901	mA
		di/dt = 213 mA/ μ s $T_{_{J}}$ = 25 °C	INN	21x5	893	950	1007	



파라미터	기호	조건 SOURCE = 0 V T _л = -40°C ~ +125°C (특별히 지정되지 않은 경우)		최소	일반	최대	단위
회로 보호(계속)				·			
		$di/dt = 168mA/\mu s$ $T_{_J} = 25^{\circ}C$	INN21x3	591	650	709	
Reduced Current Limit (BPP) 커패시터 = 10µF	I _{LIMIT-1} '참고 E' 참조	$di/dt = 186mA/\mu s$ $T_{j} = 25^{\circ}C$	INN21x4	682	750	818	mA
		$di/dt = 213\text{mA/}\mu\text{s}$ $T_{_{J}} = 25^{\circ}\text{C}$	INN21x5	773	850	927	
		$di/dt = 168mA/\mu s$ $T_{_{J}} = 25^{\circ}C$	INN21x3	773	850	927	
Increased Current Limit (BPP) 커패시터 = 1μ F	I _{LIMIT+1} '참고 E' 참조	$di/dt = 186mA/\mu s$ $T_{j} = 25^{\circ}C$	INN21x4	864	950	1036	mA
		$di/dt = 213\text{mA}/\mu\text{s}$ $T_{_{J}} = 25^{\circ}\text{C}$	INN21x5	955	1050	1145	
		표준 Current Limit, I²f = I _{LIMIT(TYP)} ² × f _{OSC(T} '참고 A' 참조		0.87 × I ² f	I²f	1.15 × I ² f	
전력 계수	I²f	감소 Current Limit, I ² f = I _{LIMITred(TYP)} ² × f _{OSC(} '참고 A' 참조		0.84 × I ² f	I²f	1.18 × I ² f	A ² Hz
		증가 Current Limit, I ² f = I _{LIMITinc(TYP)} ² × f _{OSC(} '참고 A' 참조		0.84 _× I ² f	I²f	1.18 × I ² f	
초기 Current Limit	I _{INIT}	T _, = . '참고 <i>F</i>		$0.75 \times I_{\text{LIMIT(TYP)}}$			mA
리딩 엣지 블랭킹 시간	t _{LEB}	T, = : '참고 #		170	250		ns
Current Limit 지연 시간	t _{ILD}	T _, = . '참고 A,			170		ns
써멀 셧다운	T _{SD}	'참고 <i>F</i>	\' 참조	135	142	150	°C
써멀 셧다운 히스테리시스 (Hysteresis)	T _{SD(H)}	'참고 A' 참조			75		°C
PRIMARY BYPASS 핀 셧 다운 기준 전류(Threshold)	${ m I}_{ m SD}$			5.6	7.6	9.6	mA
1차측 바이패스 파워 업 리 셋 기준 전압(Threshold)	$V_{BPP(RESET)}$	T ₃ = 25°C		2.8	3.0	3.3	V
오토-리스타트 온-타임: f _{osc}	t _{AR}	T _j = '참고 (64	77	90	ms
오토-리스타트 트리거 스킵 타임	t _{AR(SK)}	T, = '참고 A,			1		S

				T	I	T	
파라미터	기호	SOURC T ₁₁ = -40°C	: 건 E = 0 V C ~ +125℃ 타지 않은 경우)	최소	일반	최대	단위
회로 보호(계속)							
오토-리스타트 오프-타임: f _{osc}	t _{AR(OFF)}		25℃ G' 참조			2	S
f _{osc} 에서의 쇼트 오토-리스 타트 오프 타임	t _{AR(OFF)SH}		25℃ . G' 참조		0.5		S
출력					1		ı
		INN21x3	$T_{_{J}} = 25^{\circ}C$ $T_{_{1}} = 100^{\circ}C$		3.50	4.10	
		I _D = 850mA	'참 ['] 고 A' 참조		5.50	6.30	
		INN21x4	T ₁ = 25°C		2.30	2.70	
ON 상태 레지스턴스	R _{DS(ON)}	I _D = 950mA	T _J = 100°C '참고 A' 참조		3.60	4.20	Ω
		INN21x5	T ₃ = 25°C		1.70	2.00	
		$I_D = 1050 \text{mA}$	T _J = 100°C '참고 A' 참조		2.70	3.10	
OFF 상태 드레인 누설 전류	$I_{ extsf{DSS1}}$	V _{BPP} = 6.2V, V _{DS} = 80% BV _{DSS} , T _J = 125°C '참고 H' 참조				200	μА
OFF 상태 드레인 누설 전류	I _{DSS2}	V _{BPP} = 6.2V, V _{DS} = 325V, T _J = 25℃ '참고 A, H' 참조			15		μА
항복 전압	BV _{DSS}		/, T _, = 25°C I' 참조	650			V
드레인 공급 전압				50			V
2차측					1		ı
FEEDBACK 핀 전압	V_{FB}	T ₃ =	25°C	1.250	1.265	1.280	V
OUTPUT VOLTAGE 핀 오 토-리스타트 기준점 (Threshold)	V _{OUT(AR)}	'참고	K' 참조	3.00	3.25	3.50	V
무부하 시 SECONDARY BYPASS 핀 전류	I _{SNL}	T ₁ =	25°C	265	300	335	μА
케이블 전압 강하			INN212x	250	300	350	
보정 값	φ _{CD}	T ₁ = 25°C	INN210x		0		mV
SECONDARY BYPASS 핀 전압	V _{BPS}		I	4.25	4.45	4.65	V
SECONDARY BYPASS 핀 저전압 기준점(Threshold)	V _{BPS(UVLO)}			3.45	3.8	4.15	V
SECONDARY BYPASS 핀 저전압 히스테리시스 (Hysteresis)	V _{BPS(HYS)}			0.10	0.65	1.2	V
출력(IS 핀) Current Limit 기준 전압(Threshold)	IS _{VTH}	T ₃ = 25°C		34.1	35	35.9	mV
VOUT 핀 오토-리스타트 타이머	t _{vout(AR)}			50			ms
FEEDBACK 핀 회로 단락	V _{FB(OFF)}			80	100	120	mV



파라미터	기호	조건 SOURCE = 0V T _л = -40°C ~ +125°C (특별히 지정되지 않은 경우)		최소	일반	최대	단위
동기 정류1							
SYNCHRONOUS RECTIFIER 핀 기준점 (Threshold)	V _{SRTH}	T ₁ =	25°C	-19	-24	-29	mV
SYNCHRONOUS RECTIFIER 핀 풀업 전류	\mathbf{I}_{SRPU}		$T_{_{\mathrm{J}}} = 25^{\circ}\mathrm{C}$ $C_{_{\mathrm{LOAD}}} = 2\mathrm{nF}, f_{_{\mathrm{S}}} = 100\mathrm{kHz}$		162	185	mA
SYNCHRONOUS RECTIFIER 핀 풀다운 전류	${ m I}_{ m SRPD}$	$T_{_{\mathrm{J}}} = 25^{\circ}\text{C}$ $C_{_{\mathrm{LOAD}}} = 2\text{nF, } f_{_{\mathrm{S}}} = 100\text{kHz}$		210	250	330	mA
SYNCHRONOUS RECTIFIER 핀 드라이브 전압	V _{SR}	'참고 A' 참조		4.2	4.4	4.6	V
11.4.11.71		T ₁ = 25°C	0-100%		71		
상승 시간	t _R	C _{LOAD} = 2nF ('참고 A' 참조)	10-90%		40		ns
		T ₁ = 25°C	0-100%		32		
하강 시간	t _F	C _{LOAD} = 2nF ('참고 A' 참조)	10-90%		15		ns
출력 풀업 저항	R _{PU}	T _J = 25°C, V _{SPS} = 4.4V I _{SR} = 10mA, '참고 A' 참조			11.5		Ω
출력 풀다운 저항	R _{PD}	$T_{J} = 25$ °C, $I_{SR} = 10$ mA,			3.5		Ω

참고:

- A. 이 파라미터는 각 설계의 전원 특성에 따라 정해집니다.
- B. I_{S1} 은 무부하 시 디바이스 전류 소모에 대한 예상값입니다(이러한 조건에서는 동작 주파수가 낮기 때문). 무부하시 총 디바이스 소비량은 I_{S1} 및 I_{DSS} 의 합입니다(여기에는 2차측 손실이 포함되지 않음).
- C. 출력 MOSFET이 스위칭되므로 드레인에서 공급 전류와 스위칭 전류를 분리하는 것은 어렵습니다. 이 경우 6.2V에서 PRIMARY BYPASS 핀 전 류를 측정하는 방법을 사용할 수 있습니다.
- D. PRIMARY BYPASS 핀은 외부 회로에 전류를 공급하는 용도로 사용되지 않습니다.
- E. 정확한 Current Limit을 얻기 위해 공칭 0.1μ F/ 1μ F/ 10μ F 커패시터를 사용하는 것을 권장합니다. 또한 BPP 커패시터 값 오차는 타겟 애플리케이션이 아래 표시된 주변 온도와 같거나 더 좋아야 합니다. 최소 및 최대 커패시터 값은 특성에 의해 결정됩니다.

PRIMARY BYPASS 핀 커패시터 값	커패시터 값 기준 오차			
	최소	최대		
0.1μF	-60%	+100%		
1μF	-50%	+100%		
10μF	-50%	N/A		

- F. 이 파라미터는 I_{IMIT} 사양에서, di/dt의 1X와 4X에서 측정된 Current Limit의 변화값에서 얻었습니다.
- G. 오토-리스타트 온 타임의 온도 특성은 오실레이터와 동일합니다(주파수에 반비례).
- H. I_{DSS1} 은 BV_{DSS} 의 80%이고 최대 작동 정션 온도의 worst case OFF 상태 누설 사양입니다. I_{DSS2} 는 무부하 소비 전력을 계산하기 위한 worst case 조건에서의(정류된 230VAC) 일반적인 사양입니다.
- I. 항복 전압은 최소 BV_{DSS} 를 기준으로 드레인 전압을 BV_{DSS} 최소값을 초과하지 않는 범위까지 최대한 증가시켜서 확인할 수도 있습니다.
- J. 오로지 참조용입니다. 이는 전류 센싱 본드 와이어 변화에 맞는 Current Limit 기준점(Threshold)의 총 범위입니다. 둘 다 정규화된 출력 정전 류를 설정하도록 조정됩니다.
- K. 디바이스의 VOUT 핀에서 측정했습니다. 부하 상태의 케이블 끝에 오토-리스타트 기준점(Threshold)이 낮을 수 있습니다.

일반적 성능 특성

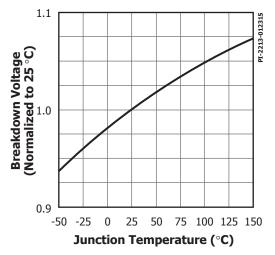


그림 20. 항복 전압과 온도 비교

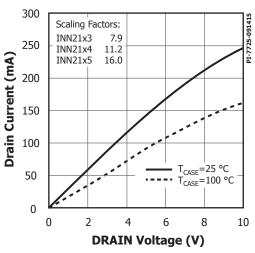


그림 22. 출력 특성

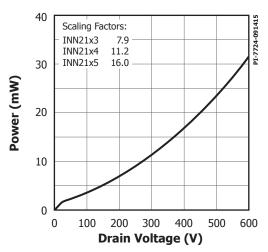


그림 24. 드레인 커패시턴스 전력

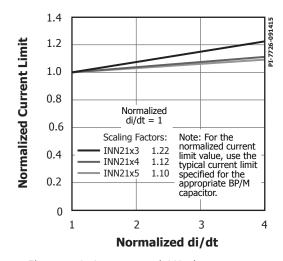


그림 21. Standard Current Limit과 di/dt 비교

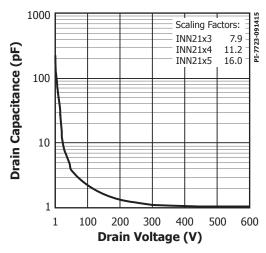


그림 23. C_{oss}와 드레인 전압 비교

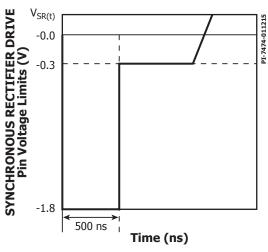
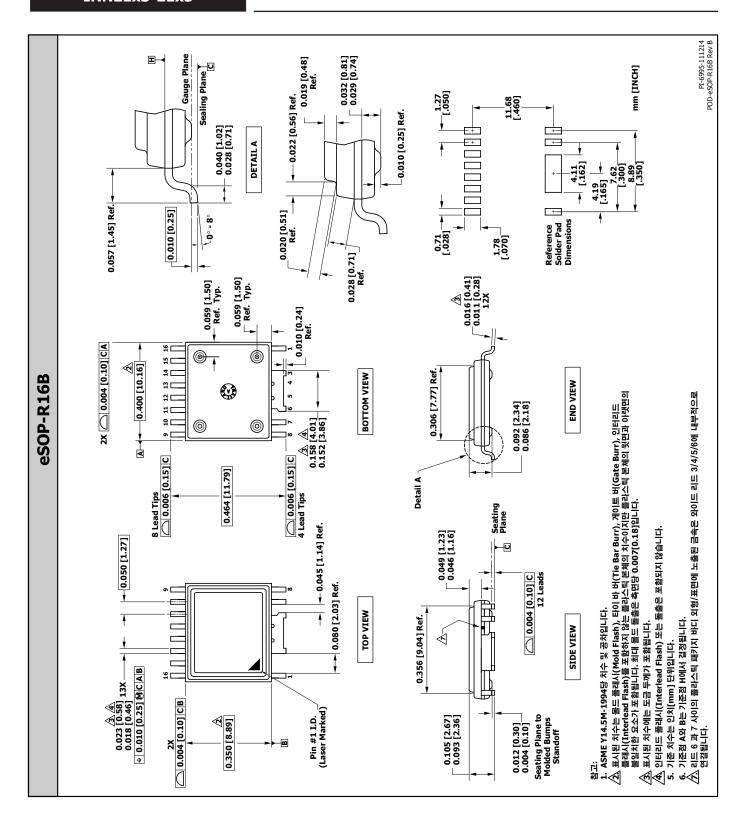
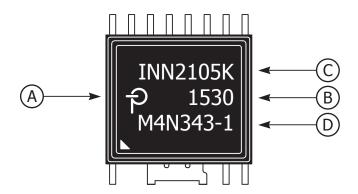


그림 25. SYNCHRONOUS RECTIFIER DRIVE 핀 마이너스 전압



패키지 마킹

eSOP-R16B



- A. Power Integrations 등록 상표
- B. 조립 날짜 코드(앞 두자리: 연도, 뒷 두자리: 작업 주)
- C. 제품 ID(부품 번호/패키지 유형)
- D. Lot ID 코드

PI-7814-120215

INN21x3-21x5

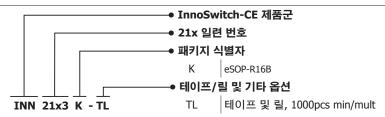
MSL 표

부품 번호	MSL 등급
INN21x3	3
INN21x4	3
INN21x5	3

ESD 및 래치업 표

테스트	조건	결과
125°C에서의 래치업	JESD78D	모든 핀에 > ±100mA 또는 > 1.5 × V _{MAX}
HBM(Human Body Model) ESD	ANSI/ESDA/JEDEC JS-001-2014	모든 핀에 > ±2,000V
MM(Machine Model) ESD	JESD22-A115C	모든 핀에 > ±200V

부품 주문 정보



참고



개정	참고	날짜
Α	코드 A	2016년 2월
Α	그림 14 회로도에 약간의 업데이트	2016년 8월
В	2페이지(그림 4), 4페이지(그림 6), 5페이지, 19페이지(I _{DSSI}), 24페이지 등의 다양한 오류 수정	2016년 10월

최신 업데이트에 대한 자세한 내용은 당사 웹사이트를 참고하십시오. www.power.com

Power Integrations는 안정성 또는 생산성 향상을 위하여 언제든지 당사 제품을 변경할 수 있는 권한이 있습니다. Power Integrations는 여기서 설명 하는 디바이스나 회로 사용으로 인해 발생하는 어떠한 책임도 지지 않습니다. Power Integrations는 어떠한 보증도 제공하지 않으며 모든 보증(상품성에 대한 묵시적 보증, 특정 목적에의 적합성 및 타사 권리의 비침해를 포함하되 이에 제한되지 않음)을 명백하게 부인합니다.

특허 정보

여기에 설명한 제품 및 애플리케이션(제품 외부 트랜스포머 구성 및 회로 포함)은 하나 이상의 미국 및 해외 특허를 포함하거나 또는 Power Integrations 에서 출원 중인 미국 및 해외 특허를 포함할 수 있습니다. 파워 인테그레이션스(Power Integrations)의 전체 특허 목록은 www.power.com에서 확인할 수 있습니다. 파워 인테그레이션스(Power Integrations)는 고객에게 http://www.power.com/ip.htm에 명시된 특정 특허권에 따른 라이센스를 부여합니다.

수명 유지 장치 사용 정책

Power Integrations의 제품은 Power Integrations 사장의 명백한 문서상의 허가가 없는 한 수명 유지 장치 또는 시스템의 핵심 부품으로 사용할 수 없습니다. 자세한 정의는 다음과 같습니다.

- 1. 수명 유지 디바이스 또는 시스템이란 (i)신체에 외과적 이식을 목적으로 하거나, (ii)수명 지원 또는 유지 및 (iii)사용 지침에 따라 올바로 사용하는 경우에도 동작의 실패가 사용자의 상당한 부상 또는 사망을 초래할 수 있는 장치 또는 시스템입니다.
- 2. 핵심 부품이란 부품의 동작 실패가 수명 유지 장치 또는 시스템의 동작 실패를 초래하거나, 해당 장치 또는 시스템의 안전성 및 효율성에 영향을 줄 수 있는 수명 유지 장치 또는 시스템에 사용되는 모든 부품입니다.

PI 로고, TOPSwitch, TinySwitch, LinkSwitch, LYTSwitch, InnoSwitch, DPA-Switch, PeakSwitch, CAPZero, SENZero, LinkZero, HiperPFS, HiperTFS, HiperLCS, Qspeed, EcoSmart, Clampless, E-Shield, Filterfuse, FluxLink, StakFET, PI Expert 및 PI FACTS는 Power Integrations, Inc의 상표입니다. 다른 상표는 각 회사 고유의 자산입니다. ©2016, Power Integrations, Inc.

Power Integrations 전 세계 판매 지원 지역

본사

5245 Hellyer Avenue San Jose, CA 95138, USA 본사 전화: +1-408-414-9200

고객 서비스:

전화: +1-408-414-9665 팩스: +1-408-414-9765 전자 메일: usasales@power.com

중국(상하이)

Rm 2410, Charity Plaza, No. 88 North Caoxi Road Shanghai, PRC 200030 전화: +86-21-6354-6323 팩스: +86-21-6354-6325 전자 메일: chinasales@power.com

주구(세제)

17/F, Hivac Building, No. 2, Keji Nan 8th Road, Nanshan District, Shenzhen, China, 518057 전화: +86-755-8672-8689 팩스: +86-755-8672-8690

전자 메일: chinasales@power.com

독잌

Lindwurmstrasse 114 80337 Munich Germany

#1, 14th Main Road

전화: +49-895-527-39110 Yokohama-shi, Kanagaw 팩스: +49-895-527-39200 222-0033 Japan 전자 메일: eurosales@power.com 전화: +81-45-471-1021

인도

Vasanthanagar Bangalore-560052 India 전화: +91-80-4113-8020 팩스: +91-80-4113-8023 전자 메일: indiasales@power.com

이탈리아

Via Milanese 20, 3rd. Fl. 20099 Sesto San Giovanni (MI) Italy 전화: +39-024-550-8701 팩스: +39-028-928-6009

전자 메일: eurosales@power.com

일본

교는 Kosei Dai-3 Bldg. 2-12-11, Shin-Yokohama, Kohoku-ku Yokohama-shi, Kanagawa 222-0033 Japan 전화: +81-45-471-1021 팩스: +81-45-471-3717

전자 메일: japansales@power.com

대한민국

RM 602, 6FL Korea City Air Terminal B/D, 159-6 Samsung-Dong, Kangnam-Gu, Seoul, 135-728, Korea

전화: +82-2-2016-6610 팩스: +82-2-2016-6630 전자 메일: koreasales@power.com

싱가포르

51 Newton Road #19-01/05 Goldhill Plaza Singapore, 308900 전화: +65-6358-2160 팩스: +65-6358-2015 전자 메일: singaporesales@power.com

대만

5F, No. 318, Nei Hu Rd., Sec. 1 Nei Hu Dist. Taipei 11493, Taiwan R.O.C.

Taipei 11493, Taiwan R.O.0 전화: +886-2-2659-4570 팩스: +886-2-2659-4550

전자 메일: taiwansales@power.com

영국

Cambridge Semiconductor, a Power Integrations company Westbrook Centre, Block 5, 2nd Floor Milton Road Cambridge CB4 1YG 전화: +44 (0) 1223-446483 전자 메일: eurosales@power.com